

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Inventor :Ken ATSUMI, et al.
Filed :Concurrently herewith
For :ATOMIC OSCILLATOR
Serial Number :Concurrently herewith

March 30, 2004

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

PRIORITY CLAIM AND
SUBMISSION OF PRIORITY DOCUMENT

S I R:

Applicant hereby claims priority under 35 USC 119 from **Japanese** patent application number **2003-337009** filed **September 29, 2003**, a copy of which is enclosed.

Respectfully submitted,



Thomas J. Bean
Reg. No. 44,528

Customer Number:
026304
Docket No.: FUJR 21.082

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 9 月 2 9 日
Date of Application:

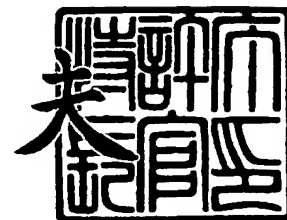
出 願 番 号 特 願 2 0 0 3 - 3 3 7 0 0 9
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 3 3 7 0 0 9]

出 願 人 富 士 通 株 式 会 社
Applicant(s):

2 0 0 4 年 1 月 7 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 1 0 9 3 7 6



【書類名】 特許願
【整理番号】 0352067
【提出日】 平成15年 9月29日
【あて先】 特許庁長官殿
【国際特許分類】 H03L 7/26
【発明者】
 【住所又は居所】 北海道札幌市北区北七条西四丁目 3 番地 1 富士通東日本デジ
 タル・テクノロジー株式会社内
 【氏名】 熱海 健
【発明者】
 【住所又は居所】 北海道札幌市北区北七条西四丁目 3 番地 1 富士通東日本デジ
 タル・テクノロジー株式会社内
 【氏名】 松浦 秀行
【発明者】
 【住所又は居所】 北海道札幌市北区北七条西四丁目 3 番地 1 富士通東日本デジ
 タル・テクノロジー株式会社内
 【氏名】 菊池 顕
【特許出願人】
 【識別番号】 000005223
 【氏名又は名称】 富士通株式会社
【代理人】
 【識別番号】 100092152
 【弁理士】
 【氏名又は名称】 服部 毅巖
 【電話番号】 0426-45-6644
【手数料の表示】
 【予納台帳番号】 009874
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9705176

【書類名】 特許請求の範囲**【請求項 1】**

原子を励起して発振する原子発振装置において、
制御電圧にもとづき発振信号を出力する電圧制御発振器と、
前記発振信号に変調をかけて被変調信号を出力する変調部と、前記被変調信号に同期した前記発振信号の整数倍となる原子共鳴周波数帯域の周波数を直接発振する PLL 部と、
前記発振信号を入力クロックとして用い、周波数制御データにもとづき設定された周波数を出力する周波数シンセサイザ部と、前記 PLL 部の出力と前記周波数シンセサイザ部の出力とをミキシングするミキサと、から構成されて高周波信号を出力する周波数合成部と、
前記高周波信号から原子共鳴周波数を発生させ、前記高周波信号と原子共鳴周波数との周波数差に応じて変化する放電ランプ光量にもとづく共鳴信号を出力する原子共鳴器と、
前記共鳴信号を同期検波して前記制御電圧を生成する周波数制御部と、
前記周波数制御データを可変に設定して、前記周波数シンセサイザ部の出力周波数を可変にする周波数制御データ設定部と、
を有することを特徴とする原子発振装置。

【請求項 2】

前記周波数シンセサイザ部は、前記 PLL 部の出力と原子共鳴周波数とのオフセット周波数を出力することを特徴とする請求項 1 記載の原子発振装置。

【請求項 3】

前記周波数データ制御設定部は、外部信号にもとづいて、周波数制御データを可変設定することで、前記発振信号の周波数を可変させることを特徴とする請求項 1 記載の原子発振装置。

【請求項 4】

前記周波数制御データ設定部は、温度センサを設けて、検出温度にもとづいて、周囲温度によって変化する放電ランプ光量に応じた周波数制御データを可変設定することで、前記発振信号の周波数を一定にすることを特徴とする請求項 1 記載の原子発振装置。

【請求項 5】

前記周波数制御データ設定部は、前記共鳴信号にもとづいて、経年変化によって変化する放電ランプ光量に応じた周波数制御データを可変設定することで、前記発振信号の周波数を一定にすることを特徴とする請求項 1 記載の原子発振装置。

【書類名】明細書

【発明の名称】原子発振装置

【技術分野】

【0001】

本発明は原子発振装置に関し、特にルビジウム原子を励起して発振する原子発振装置に関する。

【背景技術】

【0002】

ルビジウム原子発振装置は、安定度の高いルビジウム (Rb) 原子の共鳴周波数で周波数を安定化させたもので、その出力周波数は、ルビジウム原子によって制御されるため、極めて安定な周波数を得ることができる。このため、放送用基準源、デジタル同期網、移動体通信網のクロック源等、幅広い分野で利用されている。また、市場では、高精度の周波数出力を維持しつつも、小型・低価格なルビジウム原子発振装置が要求されている。

【0003】

図18はルビジウム原子発振装置の基本構成を示す図である。ルビジウム原子発振装置100は、電圧制御水晶発振器 (VCXO: Voltage Controlled Crystal Oscillator) 101、周波数合成部102、原子共鳴器103、周波数制御部104から構成される。

【0004】

VCXO101は、周波数制御部104から出力される制御電圧を受けて発振信号を外部へ出力すると共に、周波数合成部102へ送信する。周波数合成部102は、発振信号に対して、周波数制御部104から出力される低周波信号により位相変調を与えた後に、周波数合成を行って高周波信号を出力する。高周波信号の周波数は、原子共鳴周波数 (ルビジウム原子固有の周波数) 6.83469...GHzの値である。

【0005】

原子共鳴器103は、周波数合成部102からの高周波信号を受信して共鳴信号を出力する。周波数制御部104は、内部の低周波発振器にもとづいて低周波信号を生成して周波数合成部102へ送信すると共に、受信した共鳴信号をこの低周波信号により同期検波して制御電圧を生成し、VCXO101へ送信する。

【0006】

このように、ルビジウム原子発振装置100では、原子共鳴器103の出力 (共鳴信号) から、VCXO101の出力を引き出しているため、ルビジウム原子の共鳴周波数の安定度と同等に安定化した発振信号を得ることができる。

【0007】

一方、ルビジウム原子発振装置100の出力周波数は、クロック基準として周辺装置が利用しやすい値にしなければならないが、ルビジウム原子の共鳴周波数は上述の通り6.83469...GHzと端数が生じる値である。

【0008】

したがって、周辺装置に供給するクロックを、例えば、VCXO101の最も安定な周波数である10MHzの整数倍とする場合、このVCXO101の出力から、6.83469...GHzの原子共鳴周波数を生成させることになる。

【0009】

このため、従来では、DDS (ダイレクト・デジタル・シンセサイザ: Direct Digital Synthesizer) 等の周波数シンセサイザを用いて、10MHzの整数倍の信号から所定の周波数を生成し、その後に、変調処理及びPLL (Phase-Locked Loop) による周波数変換等を行って高周波信号を生成して、原子共鳴器103に入力していた (なお、DDSは、入力クロックから所定の周波数を設定でき、ワンチップのLSI素子として存在する)。

【0010】

図19はDDSを含むルビジウム原子発振装置の構成を示す図である。ルビジウム原子発振装置200は、VCXO201、周波数合成部202、原子共鳴器203、周波数制

御部 204、分周器 205 から構成される。周波数合成部 202 は、DDS 202 a、変調器 202 b、PLL 202 c-1、通倍器 202 c-2 を含む。

【0011】

この例では、周辺装置に与えるクロックを 10 MHz とした場合、VCXO 201 の出力を 20 MHz とし、これを DDS 202 a の入力クロックとしている。DDS 202 a は、20 MHz を、原子共鳴周波数を整数分周した値 $4.952 \cdots \text{MHz} (= 6.83469 \cdots \text{GHz} / 1380)$ に変換する。

【0012】

変換した信号は、変調器 202 b で変調された後に、PLL 202 c-1 及び通倍器 202 c-2 で通倍化処理が施されて、高周波信号 ($6.83469 \cdots \text{GHz}$) として出力する。

【0013】

具体的には、 $4.952 \cdots \text{MHz}$ に変調を施した被変調信号を基準に、PLL 202 c-1 内の VCO (Voltage Controlled Oscillator) で $2.278 \cdots \text{GHz}$ を発生させ、それを通倍器 202 c-2 で 3 通倍して、 $6.83469 \cdots \text{GHz}$ を出力する。また、分周器 205 では、VCXO 201 の出力を 2 分周して 10 MHz を生成する。その他の構成ブロックの動作は、図 18 で上述したものと同様である。

【0014】

周波数シンセサイザを用いた従来技術の発振装置としては、水晶発振器からの出力を分周する際に、複数の周波数シンセサイザを用いてこれを切り替えることで、分周比切り替え時に伴う同期引き込みの過渡応答をなくし、周波数シンセサイザの出力と、水晶発振器からの出力を通倍した信号とをミキシングして高周波信号を生成する技術が提案されている (例えば、特許文献 1)。

【特許文献 1】特開平 3-235422 号公報 (第 1 頁～第 3 頁、第 1 図)

【発明の開示】

【発明が解決しようとする課題】

【0015】

図 19 のルビジウム原子発振装置 200 (以下、発振装置 200) では、VCXO 201 の発振信号が DDS 202 a の入力クロックとなり、DDS 202 a の出力信号が PLL 202 c の基準入力となって、周波数変換後の出力を通倍器 202 c-2 によって通倍化することで高周波信号を生成している。

【0016】

VCXO 201 の発振出力では、最も安定な周波数を出力するようにしたとしても、ある程度のジッタ (以下、位相雑音とも呼ぶ) が含まれるが、発振装置 200 では、通倍器 202 c-2 によって、ジッタを含むこの信号を通倍化しているので、通倍化後の高周波信号に含まれるジッタ量も大きなものとなっている。

【0017】

また、DDS 202 a の出力には、本来の出力信号の他に不要波成分が含まれるため、これらの不要波成分による雑音などの影響もあって、高周波信号に含まれる雑音は顕著なものになってしまう。このように、従来の発振装置 200 では、雑音の大きな高周波信号を原子共鳴器 203 に入力しているため、共鳴信号の S/N の低下を引き起こしてしまうといった問題があった (従来技術 (特開平 3-235422 号公報) においても、水晶発振器の出力自体を通倍器により通倍化して、ジッタが大きくなった状態でミキシングしているために、雑音の影響が大きい)。

【0018】

一方、発振装置 200 のような従来のルビジウム原子発振装置の装置出力の周波数を可変にする場合、原子共鳴器 203 内の発生磁場 (C-FIELD 磁場と呼ばれる) を可変にさせ、原子共鳴周波数をシフトさせる方式が行われていた。

【0019】

しかし、この場合、C-FIELD 磁場に対する原子共鳴周波数変化は、線形性を持たないた

め、出力周波数を可変に設定しようとした場合、ユーザにとっては制御しづらいものであった。また、従来技術（特開平3-235422号公報）では、複数の周波数シンセサイザを備えて、これらを切り替えて、周波数を可変設定可能としているが、このような構成では、回路規模が増大するといった問題があった。

【0020】

さらに、他の問題点として、原子共鳴器203内のルビジウムランプから発せられる光量は、周囲温度や経年変化によって変化するため、DDS202aからの出力信号の周波数が固定のままだと、装置出力の周波数は所定値からずれてしまうことになる。

【0021】

したがって、周囲温度や経年変化に応じて、DDS202aで変換させる値を変更して、DDS202aの出力信号の周波数も変化させる必要があるが、従来の発振装置200及び従来技術（特開平3-235422号公報）では、これらの制御がなされていないため、周波数安定度が劣化し、品質の低下を招くといった問題があった。

【0022】

本発明はこのような点に鑑みてなされたものであり、小型で周波数安定度に優れた高品質の原子発振装置を提供することを目的とする。

【課題を解決するための手段】

【0023】

本発明では上記課題を解決するために、図1に示すような、原子を励起して発振する原子発振装置1において、制御電圧にもとづき発振信号を出力する電圧制御発振器10と、発振信号に変調をかけて被変調信号を出力する変調部22と、被変調信号に同期した発振信号の整数倍となる原子共鳴周波数帯域の周波数を直接発振するPLL部23と、発振信号を入力クロックとして用い、周波数制御データにもとづき設定された周波数を出力する周波数シンセサイザ部21と、PLL部23の出力と周波数シンセサイザ部21の出力とをミキシングするミキサ24と、から構成されて高周波信号を出力する周波数合成部20と、高周波信号から原子共鳴周波数を発生させ、高周波信号と原子共鳴周波数との周波数差に応じて変化する放電ランプ光量にもとづく共鳴信号を出力する原子共鳴器30と、共鳴信号を同期検波して制御電圧を生成する周波数制御部40と、周波数制御データを可変に設定して、周波数シンセサイザ部21の出力周波数を可変にする周波数制御データ設定部50と、を有することを特徴とする原子発振装置1が提供される。

【0024】

ここで、電圧制御発振器10は、制御電圧にもとづき発振信号を出力する。変調部22は、発振信号に変調をかけて被変調信号を出力する。PLL部23は、被変調信号を周波数変換して、発振信号の整数倍となる原子共鳴周波数帯域の周波数を直接発振する。周波数シンセサイザ部21は、発振信号を入力クロックとして用い、周波数制御データにもとづき設定された周波数を出力する。ミキサ24は、PLL部23の出力と周波数シンセサイザ部21の出力とをミキシングする。原子共鳴器30は、高周波信号から原子共鳴周波数を発生させ、高周波信号と原子共鳴周波数との周波数差に応じて変化する放電ランプ光量にもとづく共鳴信号を出力する。周波数制御部40は、共鳴信号を同期検波して制御電圧を生成する。周波数制御データ設定部50は、周波数制御データを可変に設定して、周波数シンセサイザ部21の出力周波数を可変にする。

【発明の効果】

【0025】

本発明の原子発振装置は、高周波信号を出力する周波数合成部内に、発振信号を入力クロックとして用い、周波数制御データにもとづき設定された周波数を出力する周波数シンセサイザ部と、発振信号に変調をかけて被変調信号を出力する変調部と、被変調信号を周波数変換して、発振信号の整数倍となる原子共鳴周波数帯域の周波数を直接発振するPLL部と、周波数シンセサイザ部及びPLL部の出力をミキシングするミキサとを含ませ、周波数シンセサイザ部に与える周波数制御データを可変設定する構成とした。これにより、雑音特性が改善され、装置出力周波数を可変でき、また、周囲温度や経年変化によって

変化する放電ランプ光量の特性変化に見合った周波数データを設定するために、この場合には装置出力周波数を一定に保つことができるので、周波数安定度及び品質の向上を図ることが可能になる。

【発明を実施するための最良の形態】

【0026】

以下、本発明の実施の形態を図面を参照して説明する。図1は本発明の原子発振装置の原理図である。本発明の原子発振装置1は、ルビジウム原子を励起してクロックを発振する発振装置であり、電圧制御水晶発振器10（以下、VCXO10）、周波数合成部20、原子共鳴器30、周波数制御部40、周波数制御データ設定部50から構成される。

【0027】

VCXO10は、制御電圧にもとづき、原子共鳴周波数の安定度と同等に安定化した発振信号を周辺装置へ出力すると共に、周波数合成部20へ出力する。周波数合成部20は、周波数シンセサイザ部21、変調部22、PLL部23、ミキサ24から構成される。

【0028】

周波数シンセサイザ部21は、発振信号を入力クロックとして用い、周波数制御データにもとづき設定された周波数を出力する。変調部22は、周波数制御部40から出力された低周波数信号により、発振信号に変調（PM（Phase Modulation）またはFM（Frequency Modulation））をかけて被変調信号を出力する。

【0029】

PLL部23は、被変調信号を周波数変換して、発振信号の整数倍（逡倍）となる原子共鳴周波数帯域（6.84GHz）の周波数を逡倍器を介さずに直接発振する。ミキサ24は、周波数シンセサイザ部21の出力をPLL部23の出力でミキシングして高周波信号を出力する。

【0030】

原子共鳴器30は、高周波信号と原子共鳴周波数との周波数差に応じて変化する放電ランプ光量（ルビジウムランプ光量）にもとづく共鳴信号を出力する。

周波数制御部40は、内部に含まれる低周波発振器から低周波信号を生成すると共に、低周波信号で共鳴信号を同期検波して制御電圧を生成し、VCXO10へ送信する。周波数制御データ設定部50は、周波数シンセサイザ部21に与える周波数制御データを可変に設定して、周波数シンセサイザ部21の出力周波数を可変に設定する。

【0031】

次に原子発振装置1の構成及び動作について説明する。図2は原子発振装置1の構成を示す図である。周波数合成部20と周波数制御部40の詳細構成を示している。また、VCXO10の発振周波数を20MHzとし、分周器60で2分周（1/2）することで、10MHzを周辺装置へ供給するものとする。

【0032】

周波数合成部20内の周波数シンセサイザ部21は、DDS21a、LPF（Low Pass Filter）21bで構成され、PLL部23は、周波数変換機能部として、位相比較器（PD：Phase Detector）23a、ループフィルタ23b、VCO23c、N分周器23dから構成される（PLL部23には逡倍器は含まれない）。周波数制御部40は、低周波発振器41、増幅器42、同期検波器43、積分器44から構成される。

【0033】

VCXO10は、制御電圧を受けて、20MHzの発振信号を生成し、DDS21a及び変調部22へ出力する。変調部22は、発振信号（20MHz）に対して、周波数制御部40で生成された低周波信号（155Hz）により位相変調を施して被変調信号を生成する。

【0034】

PLL部23は、基準周波数とする被変調信号と、VCO23cからの出力と、の位相差が一定になるようにフィードバック制御をかけて、被変調信号に同期した発振出力をVCO23cから直接発振させる。ここでは、発振信号（20MHz）の整数倍の原子共鳴

周波数帯域の周波数を発振させるため、 6.84GHz ($=20\text{MHz} \times 342$) の発振周波数を VCO23c から出力する。

【0035】

PLL部23において、PD23aは、被変調信号と、N分周器23dの出力信号との位相差を出力し、ループフィルタ23bは、PD23aからの出力を平均化する。VCO23cは、平均化された信号に応じて出力周波数 (6.84GHz) を制御し、N分周器23dは、VCO23cからの出力信号をN分周 ($1/N$) して、分周信号をPD23aへ送信する (このNの値は、 $N=6.84\text{GHz}/20\text{MHz}=342$ である)。PLL部23の出力信号 (6.84GHz) は、後段のミキサ24のLO (Local Oscillator) 入力となる。

【0036】

一方、DDS21aは、VCXO10の発振信号 (20MHz) を入力クロックとし、周波数制御データ設定部50からの周波数制御データにもとづいて、設定周波数を出力する。DDS21aの出力としてこの例の場合、PLL部23の出力 (6.84GHz) と原子共鳴周波数 ($6.83469\cdots\text{GHz}$) との差分値であるオフセット周波数 ($5.31\cdots\text{MHz}$) を出力する。LPF21bは、DDS21aの出力信号に含まれるスプリアス (不要高調波成分) を除去する。なお、DDS21aの基本的な構成、動作及びスプリアスについては図3～図7で後述する。

【0037】

ミキサ24は、オフセット周波数 ($5.31\cdots\text{MHz}$) をIF (Intermediate Frequency) 入力とし、PLL部23の出力 (6.84GHz) でミキシングして、RF (Radio Frequency) 出力として、 $6.84\text{GHz} \pm 5.31\cdots\text{MHz}$ を出力する。

【0038】

原子共鳴器30は、ミキサ24からのRF信号 (高周波信号) を受信すると、RF信号成分の内、 $6.84\text{GHz} - 5.31\cdots\text{MHz} = 6.83468\cdots\text{GHz}$ が原子共鳴周波数として作用する。そして、このRF信号からマイクロ波 (原子共鳴周波数) を発生させ、RF信号と原子共鳴周波数との周波数差に応じて変化する放電ランプ光量にもとづく共鳴信号を出力する (図9、図10で後述)。

【0039】

また、周波数制御部40においては、低周波発振器41は、低周波信号 (155Hz) を生成して、変調部22と同期検波器43へ送信する。増幅器42は、共鳴信号を増幅する。同期検波器43は、増幅された共鳴信号を低周波信号により同期検波して誤差信号を生成する。積分器44は、この誤差信号を直流電圧に変換して、制御電圧として、VCXO10へ送信する。

【0040】

次にDDS21aの構成及び動作について図3～図7を用いて説明する。図3はDDS21aの概略構成を示す図である。DDS21aは、累積加算器21a-1、波形データメモリ21a-2、D/A変換器21a-3、LPF21a-4から構成される。

【0041】

累積加算器21a-1は、全加算器 (フル・アダー) とラッチ回路 (アキュムレータ) で構成され、VCXO10の出力クロック f_{clk} を加算用のクロックとして用いて、クロック f_{clk} の周期毎に、 $A+B=C$ の演算を実行する (加算演算は、フル・アダーで行われ、加算結果は、アキュムレータで保持される)。

【0042】

Aは、位相増分値であり、これは周波数制御データ設定部50から出力される周波数制御データで設定する。この位相増分値は、frequency control wordであって、ステップサイズに該当する。B (及びC) は、累積加算器21a-1の出力値である。Cは、位相積算値であり、その波形はデジタル的なのがざり波となる。

【0043】

波形データメモリ21a-2は、正弦波の位相と振幅の対応テーブルを有しており、出

力Cの位相積算値をデジタル的な正弦波に変換する（位相積算値のデジタル値は、メモリアドレスとして使われる）。

【0044】

D/A変換器21a-3は、この正弦波をアナログ信号に変換する。LPF21a-4は、D/A変換後の信号から雑音成分を除去した後、所定の周波数 f_{out} の信号を出力する。

【0045】

次にDDS21aの動作について説明する。なお、簡単な例として、累積加算器21a-1（以下、単に加算器21a-1）のビット数を4とし（フル・アダー及びアキュムレータのビット数が4ということ）、位相増分値を3と設定した場合の動作について説明する。

【0046】

図4は位相積算値の変化を示す図である。テーブルT1は、4ビット加算器21a-1による位相積算値を示している。クロックカウントが増える度に、加算器21a-1の各ビット（ビット0～ビット3）の数値は変化し、位相積算値は、位相増分値分だけ増加していくことになる。

【0047】

例えば、クロックカウント0のときは、位相積算値 $= (0000)_2 = (0)_{10}$ であり、ここからクロックが1つカウントすると、位相増分値 $= 3$ が加算されるので、クロックカウント1では、位相増分値 $= (0011)_2 = (3)_{10}$ となる。さらに、クロックカウント2では、 $(0011)_2$ に対して、位相増分値 $= 3$ が加算されるので、位相増分値 $= (0110)_2 = (6)_{10}$ となる。以降、同様に繰り返される。

【0048】

ただし、加算器21a-1は、ビット数が4であるから、位相積算値として表現できるのは、 $0000 \sim 1111$ （10進：0～15）である。したがって、クロックカウントが0からスタートすると、カウントが5のとき最大値となり、次のクロックカウント6でリセットされて、位相積算値 $= (0010)_2 = (2)_{10}$ となる。このような動作が繰り返されることで、デジタル的なのこぎり波が加算器21a-1から出力されることになる。

【0049】

図5は加算器21a-1の出力波形を示す図である。縦軸は位相積算値（加算器21a-1の出力）、横軸はクロックカウント値である。グラフG1は、図4で示したテーブルT1の位相積算値をプロットしたもので、離散値を理想的な位相出力（太実線）と対応させて示したものである。

【0050】

図6は位相積算値の変化速度を示す図である。縦軸は位相積算値、横軸はクロックカウント値である。グラフG2に対して、のこぎり波の1サイクルをRとし、加算器21a-1のビット数をNとすると、1つののこぎり波を Δabc と見た場合、底辺がR、高さは 2^N （4ビット加算器の場合は $N=4$ なので、高さは16である）となる。

【0051】

また、位相増分値を ϕ とし、クロックカウントに対する ϕ の変化量を $\Delta\phi$ とすると、以下の式（1a）の関係から、式（1b）が導き出され、のこぎり波のサイクルRを求めることができる。

【0052】

【数1】

$$\tan \angle abc = \frac{2^N}{R} = \Delta \phi \quad \text{--- (1a)}$$

$$R = \frac{2^N}{\Delta \phi} \quad \text{---- (1b)}$$

【0053】

また、のこぎり波のサイクルRという値は、加算器21a-1の加算周期のクロックカウンタの個数を表し（この例の場合、5クロックカウンタ周期である。また、 $R = 2^4 / 3 \div 5$ ）、DDS21aの出力周波数 f_{out} の周期は、入力クロック f_{clk} の周期がR個あることになるので、以下の式(2a)が成り立ち、式(2a)から式(2b)が導き出せ、DDS21aの出力周波数 f_{out} を求めることができる。

【0054】

【数2】

$$\frac{1}{f_{out}} = \frac{1}{f_{clk}} \cdot R \quad \text{--- (2a)}$$

$$f_{out} = \frac{f_{clk}}{R} = \frac{\Delta \phi}{2^N} \cdot f_{clk} \quad \text{--- (2b)}$$

【0055】

式(2b)から、位相増分値 ϕ 、加算器ビット数Nが固定されると、出力周波数 f_{out} を上げるためには、クロック周波数 f_{clk} を高くする必要があることがわかるが、本発明では、VCXO10からの発振信号をDDS21aの入力クロックとして、 f_{clk} を固定としているので、本発明で出力周波数 f_{out} を上げる（または下げる）ためには、周波数制御データ設定部50からの周波数制御データ（位相増分値） $\Delta \phi$ によって制御することになる。

【0056】

図2で上述した構成の場合、DDS21aは、5.31...MHzの周波数（PLL部23の出力（6.84GHz）と原子共鳴周波数（6.83468...GHz）とのオフセット周波数である）を出力するので、このとき、周波数制御データ設定部50が設定すべき周波数制御データの値 $\Delta \phi$ は、以下の式(3)で求めることになる。

【0057】

【数3】

$$\Delta \phi = \frac{2^N}{f_{clk}} \cdot f_{out} = \frac{2^N}{20\text{MHz}} \cdot 5.311\text{...MHz}$$

---- (3)

【0058】

次にDDS21aの周波数設定分解能について説明する。式(2b)から、クロック周波数 f_{clk} と加算器ビット数Nを固定すると、DDS21aの出力周波数 f_{out} は、位相増分値 ϕ によって変化することがわかるので、その分解能を Δf とすると、周波数設

定分解能 Δf は、出力周波数 f_{out} の ϕ の変化量 ($\Delta \phi$) に対する比率であるから、以下の式 (4) となる。

【0059】

【数4】

$$\Delta f = \frac{f_{out}}{\Delta \phi} = \frac{f_{clk}}{2^N} \quad \text{---- (4)}$$

【0060】

周波数設定分解能は、加算器ビット数 N に依存し、ビット数が増える毎に分解能はよくなる。例えば、26ビットの加算器を持つ DDS の場合、入力クロック f_{clk} を 67.108864 MHz とすれば、 $67.108864 \times 10^6 / 2^{26} = 67.108864 \times 10^6 / 67108864$ を計算すると 1 となるので、この場合、1 Hz の分解能を得ることができる。

【0061】

次に DDS 21a のスプリアスについて説明する。一般に DDS のようなデジタル方式のシンセサイザでは、加算器ビット数にもとづく位相積算値 (上述の例では、4ビット16レベルの位相積算値) が、正弦波に変換されることになる。この場合、デジタル値からテーブル変換して正弦波を生成しているために、理想的な正弦波との間に必ず誤差 (位相誤差) が生じてしまい、DDS の本来必要な出力信号に対して、スプリアス (不要高調波) を付加してしまうことになる。したがって、DDS の後段には、通常、LPF を設けてスプリアスの除去を行っている。

【0062】

図7は DDS 21a によるスプリアス・スペクトルを示す図である。縦軸は振幅レベル、横軸は周波数であり、DDS 21a の出力信号スペクトルを示している。DDS 21a に入力するクロック周波数 f_{clk} (VCXO10 の出力周波数) の整数倍の周波数 f_{clk} 、 $2f_{clk}$ 、 $3f_{clk}$ 、…、 $n * f_{clk}$ のそれぞれを中心にして、DDS 21a の出力周波数 f_{out} だけずれたところにスプリアスが存在する。

【0063】

クロック周波数 f_{clk} が出力周波数 f_{out} から離れていると、出力周波数 f_{out} とスプリアスとの周波数間隔は離れるので、簡単な構成の LPF 21b で不要なスプリアスの周波数成分を除去できるが、クロック周波数 f_{clk} が出力周波数 f_{out} に近いと、出力周波数 f_{out} とスプリアスとの周波数間隔は接近するので、遮断特性も厳しくなり、LPF 21b を多段構成したりする必要がでてくる。

【0064】

次に本発明が解決すべき雑音の問題点について説明する。図19で示した従来の発振装置 200 においては、DDS 202a は、VCXO201 の発振信号を入力クロックとし、PLL 202c では、DDS 202a の出力信号を基準入力として周波数変換、通倍化を行って、高周波信号を生成している。

【0065】

VCXO201 では、安定度の高い周波数を発振させたとしても、わずかなジッタ (タイミングの揺らぎ) は存在するが、発振装置 200 では、高周波信号の生成時、この VCXO 出力を通倍化処理しているため、もともと小さかったジッタ量が大きなものになってしまう。

【0066】

また、従来の発振装置 200 では、DDS 出力を PLL の基準入力としている構成をとっているが、DDS の出力には上述のようにスプリアスが発生する。このスプリアスの低減のための LPF を DDS 後段に挿入したとしても、完全に抑えることはできない。

【0067】

このように、非常に高い信号純度が要求されるルビジウム原子発振装置に対して、発振

装置 200 のような構成にした場合では、高周波信号に雑音が含まれてしまい、この高周波信号が原子共鳴器 203 に入力すると、原子共鳴器 203 で発生する共鳴信号の S/N を低下させ、周波数安定度が劣化するといった問題があった。

【0068】

一般に、共鳴信号の S/N で、原子発振器の周波数安定度 $\sigma_y(\tau)$ を表すと、以下の式 (5) のようになる ($\sigma_y(\tau)$ の値が大きいほど、周波数安定度は悪い)。 τ は測定時間である。

【0069】

【数 5】

$$\sigma_y(\tau) = \frac{0.2}{Q(S/N)\sqrt{\tau}} \quad \text{---- (5)}$$

【0070】

式 (5) から、S/N が低下すると、Q 値が低下しバンド幅が広くなり (なお、Q 値が大きいほどバンド幅は狭く特性はよい)、 $\sigma_y(\tau)$ の値が大きくなって、周波数安定度が劣化する。

【0071】

次に従来の発振装置 200 の場合と比べて、雑音の影響の低減が可能となる本発明の原子発振装置 1 の特徴について説明する。図 2 で示した構成からわかるように、本発明では、VCXO10 の発振信号を変調した被変調信号を PLL 部 23 の基準入力とし、PLL 部 23 から通倍器をなくし、かつミキサ 24 で、DDS 21a の出力と PLL 部 23 の出力とをミキシングすることで、RF 信号を生成する構成としている。

【0072】

図 8 は位相雑音特性を示す概略図である。縦軸は位相雑音レベル、横軸は周波数であり、発振装置 200 の位相雑音特性を示している。この図では、DDS 202a の出力信号の位相雑音レベル N_{DDS} 、VCXO 201 の出力の位相雑音レベル N_{VCXO} 、PLL 202c の出力の位相雑音レベル N_{PLL} を示している。

【0073】

DDS 202a では、VCXO 出力を分周処理しているので、DDS 202a 出力の位相雑音レベル N_{DDS} は、VCXO 201 出力の位相雑音レベル N_{VCXO} に対し小さくなったように観測される。また、PLL 202c では、VCXO 出力を通倍処理しているので、PLL 202c 出力の位相雑音レベル N_{PLL} は、VCXO 201 出力の位相雑音レベル N_{VCXO} に対し大きくなったように観測される。

【0074】

ここで、本発明においては、まず、VCXO の出力を DDS → PLL としたシリアルラインで使うのではなく (シリアルに使うと、完全に除去できていないスプリアスの影響を直接受けるから)、VCXO の出力を DDS と PLL で個別に使うようにする。また、従来は VCXO 出力を通倍化することによって、位相雑音レベルは、PLL 出力の方が DDS 出力よりもずっと大きくなっているため、通倍器の削除を図ることとする (PLL から通倍器がなくなれば、PLL から出力される位相雑音は、VCXO 及び VCO が持っているわずかなジッタ量の分だけとなる。これら発振器自体が持っているジッタ量の影響は、原子発振装置の仕様上、十分許容範囲内に収まるものである)。

【0075】

すなわち、PLL として周波数変換部だけを用いて、VCXO 出力にもとづいた信号を生成することになるが、この場合、原子共鳴周波数帯域 (6.84 GHz) の周波数を VCO から直接出力するようにする (このクロック周波数は、VCXO 出力を基準に PLL で容易に生成可能である)。そして、あらたに備えるミキサに対して、この PLL 出力をミキサの LO 入力として用いる (PLL 出力を局発信号として使う)。

【0076】

また、より細かく周波数を設定できる、かつ出力にスプリアスという雑音を持っている DDS においては、原子共鳴周波数 ($6.83469 \cdots \text{GHz}$) と PLL 出力 (6.84 GHz) の差分値であるオフセット周波数 ($5.31 \cdots \text{MHz}$) を生成するようにし (DDS では、原子共鳴周波数帯域に比べてはるかに低い低周波の信号を生成させるようにする)、これをミキサの IF 入力とする。このようにすれば、ミキサ出力の RF 信号の出力周波数は、 $6.84 \text{ GHz} \pm 5.31 \cdots \text{MHz}$ となり、このうち $6.84 \text{ GHz} - 5.31 \cdots \text{MHz}$ ($= 6.83469 \cdots \text{GHz}$) の側が原子共鳴器に対して作用することになる。

【0077】

また、LO 入力の周波数 (6.84 GHz) に対して、IF 入力の周波数 ($5.31 \cdots \text{MHz}$) は十分小さいので、RF 信号に対して、マイクロ波帯域での雑音の影響としてはごく小さいものとなる (6.84 GHz から雑音を含む $5.31 \cdots \text{MHz}$ を減算しても減算結果に大きな影響は与えないということ)。

【0078】

以上説明したように、本発明によれば、原子共鳴器に与える高周波信号の雑音の影響を低減することが可能になる。また、本発明のような構成にすることで、DDS 後段の LPF も簡易な構成にすることができ、逡倍器も削除されるため、装置規模を縮小化することが可能になる。

【0079】

次に原子共鳴器 30 の構成及び動作について説明する。図 9 は原子共鳴器 30 の構成を示す図である。原子共鳴器 30 は、励振回路 31 と、共鳴信号出力部 32 から構成される。共鳴信号出力部 32 は、空胴共振器 32a、共鳴セル 32b、光検出器 (フォトダイオード) 32c、プリアンプ 32d、励振アンテナ 32e から構成される。

【0080】

動作について説明する。周波数合成部 20 から出力された高周波信号は、空胴共振器 32a 内に設けた励振アンテナ 32e に加えることにより、空胴共振器 32a 内にはマイクロ波が発生する。この空胴共振器 32a は、ルビジウム原子の共鳴周波数 6.83468 GHz に同調されている。また、空胴共振器 32a 内部には、ルビジウム蒸気が封入された共鳴セル 32b が内蔵されている。

【0081】

励振回路 31 から発出された放電ランプ光 (ルビジウムランプ光) は、共鳴セル 32b 内のルビジウム蒸気に照射される。すると、ルビジウムランプ光は、ルビジウム蒸気の中を通り抜け、透過量 (放電ランプ光量) が光検出器 32c で検出される。

【0082】

また、入力したマイクロ波の周波数が、ルビジウム原子の共鳴周波数と一致したときには、原子共鳴が起こり、ルビジウム蒸気によるルビジウムランプ光の吸収量が増大して、光検出器 32c の出力が低下する (検出されるルビジウムランプ光量が減少する)。

【0083】

ここで、高周波信号は位相変調されている。この位相変調された高周波信号と、ルビジウム共鳴周波数が一致したときに、光検出器 32c の出力が最も低下するのであるから、このときの光検出器 32c は、入力した高周波信号と同じ信号 (高周波信号の周波数とルビジウム共鳴周波数との周波数ずれのない信号) を検出することになる。

【0084】

また、光検出器 32c の出力が最も低下する以外の場合というのは、高周波信号の周波数がルビジウム原子固有の周波数を基準にして、正または負のいずれかにずれていることであり、この場合、光検出器 32c からの信号は、ルビジウム共鳴周波数を中心に位相が π ずれている。

【0085】

このような検出がなされて、光検出器 32c から出力される交流信号は、プリアンプ 32d によって増幅され、共鳴信号として出力される。この共鳴信号は、周波数制御部 40

で、マイクロ波を位相変調したときの低周波で同期検波され、直流の制御電圧となって出力される。

【0086】

図10は周波数のずれと制御電圧との関係を説明するための図である。高周波信号の周波数 f とルビジウム共鳴周波数 f_0 とに対し、 $f < f_0$ の場合は正、 $f = f_0$ の場合はゼロ、 $f_0 < f$ の場合は負の制御電圧が生成される。この制御電圧で VCXO10 を制御すれば、VCXO10 の出力周波数は、常に f_0 に保たれて、ルビジウム共鳴周波数の安定度と同じ周波数安定度を得ることができる。

【0087】

次に外部信号にもとづいて、装置出力の周波数を可変にする原子発振装置について説明する。図11は原子発振装置の構成を示す図である。原子発振装置1-1の周波数制御データ設定部50aは、A/D変換部51a、シリアルデータ発生部52aから構成される。その他の構成は図2と同様である。

【0088】

A/D変換部51aは、外部信号(DDS21aの出力周波数を可変設定するための電圧信号である)をデジタル信号に変換する。シリアルデータ発生部52aは、そのデジタル信号にもとづき、位相増分値を表すシリアルデータを発生し、周波数制御データとしてDDS21aへ送信する。なお、シリアルデータ発生部52aでは、DDS出力周波数の中心値設定データを保持しており、これにA/D変換部51aからの制御電圧分のデジタルデータを加算して、シリアルデータを生成する。

【0089】

ここで、従来のルビジウム原子発振装置では、装置出力の周波数を可変にする場合、原子共鳴器内の発生磁場(C-FIELD磁場)を可変にさせ、原子共鳴周波数をシフトさせる方式が行われていた(原子共鳴器にコイルを設置して、そのコイルに電圧を印加することで、磁場を発生させ、C-FIELD磁場を変えて周波数を可変にしていた)。

【0090】

図12はC-FIELD磁場による出力周波数変化を示す図である。縦軸は出力周波数変化、横軸は印加電圧である。

グラフG3は、原子共鳴器に印加する電圧を変えて、C-FIELD磁場を変化させたときの出力周波数変化の変化をプロットしたものである。C-FIELD磁場に対する原子共鳴周波数の出力周波数変化は、図に示す自乗カーブとなる。このことから、C-FIELD磁場に対する原子共鳴周波数の周波数特性は直線性がないことがわかるので、ユーザが出力周波数を可変に設定しようとした場合、特性が直線性ではないため、ユーザにとっては制御しづらいものであった。

【0091】

一方、本発明の原子発振装置1-1では、外部信号により、DDS21aの設定周波数を変えることで、原子共鳴周波数の特性をリニアにして、原子発振装置1-1からの装置出力周波数を可変設定するものである。

【0092】

次に本発明による周波数可変設定について説明する。原子共鳴周波数を f_r (MHz)、DDS21aのビット数を N 、周波数制御データの値を $\Delta\phi$ とすると、原子発振装置1-1の出力周波数 f_{out} (分周器60で分周する前の周波数である)は、以下の式(6)にしたがう。

【0093】

【数6】

$$f_{out} = \frac{f_r}{2 \cdot \left(342 - \frac{\Delta\phi}{2^N} \right)} \quad \text{---- (6)}$$

【0094】

図13は出力周波数 f_{out} の変化を示す図である。縦軸は出力周波数 (Hz)、横軸は $\Delta\phi$ (dec) である。グラフG4は、 $f_r = 6834.69 \text{ MHz}$ 、 $N = 32$ の場合の DDS21a の周波数制御データ $\Delta\phi$ に対する出力周波数プロットした図である。図に示すように、周波数制御データ $\Delta\phi$ に対して、出力周波数はほぼリニアに変化する。したがって、A/D変換部51aに入力する外部信号の電圧値を、周波数制御データ $\Delta\phi$ に対して1:1に対応させれば、装置出力周波数をリニアに変化させることができる。

【0095】

また、原子発振装置1-1の可変周波数の分解能は、以下の式(7)から算出される。

【0096】

【数7】

$$\frac{\Delta f}{f_0} = \frac{\frac{20}{2^{32}}}{6834.69} = 6.8 \times 10^{-13} \quad \text{---- (7)}$$

【0097】

出力周波数は、図13のように、デジタル値による離散的な値の可変特性となるが、式(7)の値は十分に小さいので周波数分解能は高く、DDSによる周波数設定に対しても、磁場により周波数を変化させたときと同等に連続的な周波数可変特性として扱うことができる。

【0098】

次に周囲の温度変化に応じて DDS 出力周波数を可変にして、装置出力の周波数を一定にする原子発振装置について説明する。図14は原子発振装置の構成を示す図である。原子発振装置1-2の周波数制御データ設定部50bは、温度センサ51b、温度/電圧変換部52b、A/D変換部53b、シリアルデータ発生部54bから構成される。その他の構成は図2と同様である。

【0099】

温度センサ51bは、周囲温度を検出する。温度/電圧変換部52bは、検出結果を直流電圧に変換し、A/D変換部53bへ送信する。A/D変換部53bは、直流電圧をデジタルの温度データに変換し、シリアルデータ発生部54bは、あらかじめ保持している中心値設定データに対して、温度データ値を加算または減算して、結果を周波数制御データとして DDS21a へ出力する。

【0100】

通常、ルビジウム原子発振装置の周囲温度に対する出力周波数変化方向は一定である。したがって、これにあわせてシリアルデータ発生部54bにおける温度データの加減算の傾きを設定しておけば、周囲温度変化に対して、RF信号と原子共鳴周波数とのオフセット量に変化し、結果として、温度変化による周波数変化を抑圧することができる(温度変化に対して装置出力周波数を一定にできる)。

【0101】

次に経年変化に応じて DDS 出力周波数を可変にして、装置出力の周波数を一定にする原子発振装置について説明する。図15は原子発振装置の構成を示す図である。原子発振装置1-3の周波数制御データ設定部50cは、A/D変換部51c、シリアルデータ発生部52cから構成され、増幅器42の出力をA/D変換部51cの入力としている。その他の構成は図2と同様である。

【0102】

増幅器42は、ルビジウムランプ光量値を示す共鳴信号を増幅し、増幅した共鳴信号を同期検波器43とA/D変換部51cへ送信する。A/D変換部51cは、これをデジタルの光量変化データに変換し、シリアルデータ発生部52cは、あらかじめ保持してい

る中心値設定データに光量変化データを加算または減算して、結果を周波数制御データとして DDS 21a へ送信する。

【0103】

経年変化によって生じるルビジウムランプの光量変化は、ルビジウム原子発振装置の出力周波数変化の原因となっており、その変化方向は一定である。したがって、これにあわせてシリアルデータ発生部 52c における光量変化データの加減算の傾きを設定しておけば、経年変化に対して、RF 信号と原子共鳴周波数とのオフセット量が変化し、結果として、経年変化による周波数変化を抑圧することができる(経年変化に対して装置出力周波数を一定にできる)。

【0104】

次に外部設定、温度変化、経年変化による周波数設定機能をすべて含む原子発振装置について説明する。図 16 は周波数制御データ設定部の構成を示す図である。周波数制御データ設定部 50d の構成のみ示す。周波数制御データ設定部 50d は、温度センサ 51d、温度/電圧変換部 52d、A/D 変換部 53d~55d、シリアルデータ発生部 56d から構成される。増幅器 42 の出力を A/D 変換部 51c の入力としている。

【0105】

外部信号による制御電圧値、発振器周囲温度及びランプ光量値はそれぞれ A/D 変換部 53d~55d にてデジタル値に変換され、シリアルデータ発生部 56d へ送信される。シリアルデータ発生部 56d では、あらかじめ保持している中心値設定データに対して、これらデジタル値を加算または減算し、結果を周波数制御データとして、DDS 21a へ送信する。

【0106】

上述したように、周波数可変特性に加えて周囲温度変化およびルビジウムランプの光量変化による周波数変化を補正するよう、シリアルデータ発生部 56d を設定しておけば、VCR O (Voltage Controlled Rubidium Oscillator) を構成した状態で、周囲温度変化及びランプ光量変化によるルビジウム原子発振器出力の周波数変化を抑圧して、出力周波数を一定に保つことが可能になる。

【0107】

次に本発明の変形例について説明する。変形例の原子発振装置は、変調部を削除して、DDS の出力自体を変調するものである。図 17 は原子発振装置の構成を示す図である。原子発振装置 1-4 は、変調部を削除して、VCXO 10 の出力を PLL 部 23 に入力する。そして、低周波発振器 41 からの低周波信号を、DDS 21a-1 の出力周波数に変調をかけるための制御信号として DDS 21a-1 に入力する。これ以外の構成は図 2 と同様である。

【0108】

近年の DDS デバイスは出力周波数や位相の設定値を複数設定して、これを外部からの制御信号により切替えることが可能となっている。原子発振装置 1-4 では、この DDS 機能を利用し、DDS 出力周波数として、VCO 出力周波数 (6.84 GHz) と原子共鳴周波数 (6.834689 GHz) とのオフセット周波数 (5.311...MHz) を中心に、FM 変調幅分 (通常、数 100 Hz) の差を持つ 2 値の出力周波数データを設定する。そして、DDS 21a-1 への制御信号として、低周波発振器 41 の出力を加えることにより、DDS 21a-1 の出力は FM 変調がされた状態となる。

【0109】

ミキサ 24 の RF 出力は、IF 入力である DDS 出力が FM 変調されていることから、この RF 出力も FM 変調された状態となり、成分中 6.84 GHz-5.311...MHz = 6.83469...GHz が原子共鳴周波数として作用し、周波数安定化のフィードバックループが形成される。このような構成にすることにより、回路規模の削減を図ることが可能になる。また、図 11~図 16 で上述したような周波数設定制御を原子発振装置 1-4 に対して同様に行うことが可能である。

【0110】

以上説明したように、本発明によれば、周波数安定度の優れた特性を実現できる。また分布定数パターン形成やプリント材の誘電率指定および調整作業が必要となる逡倍器も削除されるので、小型で低価格なルビジウム原子発振器を構成することが可能になる。

【0111】

(付記1) 原子を励起して発振する原子発振装置において、
制御電圧にもとづき発振信号を出力する電圧制御発振器と、
前記発振信号に変調をかけて被変調信号を出力する変調部と、前記被変調信号をに同期した前記発振信号の整数倍となる原子共鳴周波数帯域の周波数を直接発振するPLL部と、前記発振信号を入力クロックとして用い、周波数制御データにもとづき設定された周波数を出力する周波数シンセサイザ部と、前記PLL部の出力と前記周波数シンセサイザ部の出力とをミキシングするミキサと、から構成されて高周波信号を出力する周波数合成部と、
前記高周波信号から原子共鳴周波数を発生させ、前記高周波信号と原子共鳴周波数との周波数差に応じて変化する放電ランプ光量にもとづく共鳴信号を出力する原子共鳴器と、
前記共鳴信号を同期検波して前記制御電圧を生成する周波数制御部と、
前記周波数制御データを可変に設定して、前記周波数シンセサイザ部の出力周波数を可変にする周波数制御データ設定部と、
を有することを特徴とする原子発振装置。

【0112】

(付記2) 前記周波数シンセサイザ部は、前記PLL部の出力と原子共鳴周波数とのオフセット周波数を出力することを特徴とする付記1記載の原子発振装置。

(付記3) 前記周波数データ制御設定部は、外部信号にもとづいて、周波数制御データを可変設定することで、前記発振信号の周波数を可変させることを特徴とする付記1記載の原子発振装置。

【0113】

(付記4) 前記周波数制御データ設定部は、温度センサを設けて、検出温度にもとづいて、周囲温度によって変化する放電ランプ光量に応じた周波数制御データを可変設定することで、前記発振信号の周波数を一定にすることを特徴とする付記1記載の原子発振装置。

【0114】

(付記5) 前記周波数制御データ設定部は、前記共鳴信号にもとづいて、経年変化によって変化する放電ランプ光量に応じた周波数制御データを可変設定することで、前記発振信号の周波数を一定にすることを特徴とする付記1記載の原子発振装置。

【0115】

(付記6) 原子を励起して発振する原子発振装置において、
制御電圧にもとづき発振信号を出力する電圧制御発振器と、
前記発振信号に同期して、前記発振信号の整数倍となる原子共鳴周波数帯域の周波数を直接発振するPLL部と、前記発振信号を入力クロックとして用い、周波数制御データにもとづき周波数が設定された被変調信号を出力する周波数シンセサイザ部と、前記PLL部の出力と前記周波数シンセサイザ部の出力とをミキシングするミキサと、から構成されて高周波信号を出力する周波数合成部と、
前記高周波信号から原子共鳴周波数を発生させ、前記高周波信号と原子共鳴周波数との周波数差に応じて変化する放電ランプ光量にもとづく共鳴信号を出力する原子共鳴器と、
前記共鳴信号を同期検波して前記制御電圧を生成する周波数制御部と、
前記周波数制御データを可変に設定して、前記周波数シンセサイザ部の出力周波数を可変にする周波数制御データ設定部と、
を有することを特徴とする原子発振装置。

【0116】

(付記7) 前記周波数シンセサイザ部は、前記PLL部の出力と原子共鳴周波数とのオフセット周波数を出力することを特徴とする付記6記載の原子発振装置。

(付記 8) 前記周波数データ制御設定部は、外部信号にもとづいて、周波数制御データを可変設定することで、前記発振信号の周波数を可変させることを特徴とする付記 6 記載の原子発振装置。

【0117】

(付記 9) 前記周波数制御データ設定部は、温度センサを設けて、検出温度にもとづいて、周囲温度によって変化する放電ランプ光量に応じた周波数制御データを可変設定することで、前記発振信号の周波数を一定にすることを特徴とする付記 6 記載の原子発振装置。

【0118】

(付記 10) 前記周波数制御データ設定部は、前記共鳴信号にもとづいて、経年変化によって変化する放電ランプ光量に応じた周波数制御データを可変設定することで、前記発振信号の周波数を一定にすることを特徴とする付記 6 記載の原子発振装置。

【図面の簡単な説明】

【0119】

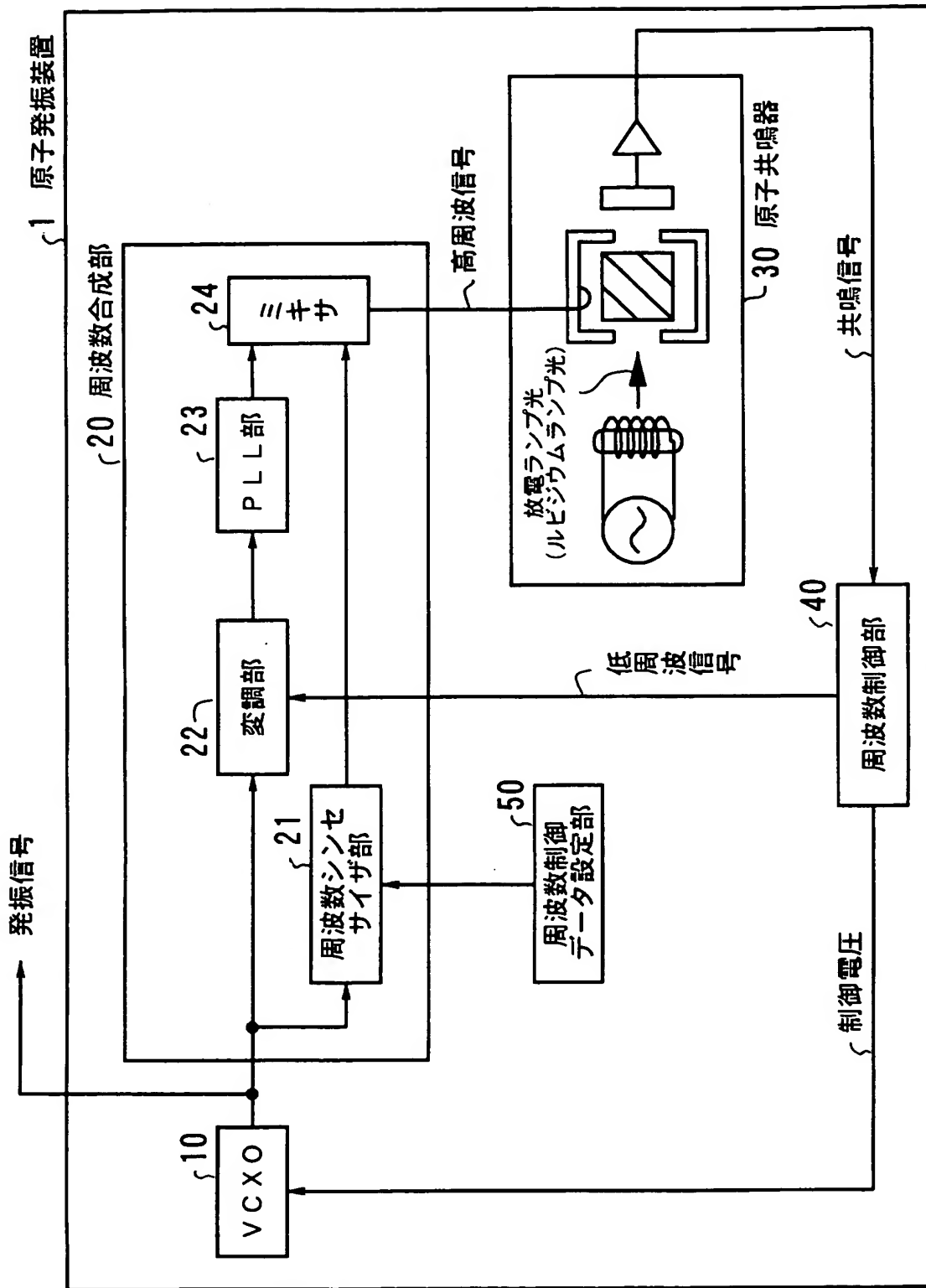
- 【図 1】 本発明の原子発振装置の原理図である。
- 【図 2】 原子発振装置の構成を示す図である。
- 【図 3】 DDS の概略構成を示す図である。
- 【図 4】 位相積算値の変化を示す図である。
- 【図 5】 加算器の出力波形を示す図である。
- 【図 6】 位相積算値の変化速度を示す図である。
- 【図 7】 DDS によるスプリアス・スペクトルを示す図である。
- 【図 8】 位相雑音特性を示す概略図である。
- 【図 9】 原子共鳴器の構成を示す図である。
- 【図 10】 周波数のずれと制御電圧との関係を説明するための図である。
- 【図 11】 原子発振装置の構成を示す図である。
- 【図 12】 C-FIELD 磁場による出力周波数変化を示す図である。
- 【図 13】 出力周波数の変化を示す図である。
- 【図 14】 原子発振装置の構成を示す図である。
- 【図 15】 原子発振装置の構成を示す図である。
- 【図 16】 周波数制御データ設定部の構成を示す図である。
- 【図 17】 原子発振装置の構成を示す図である。
- 【図 18】 ルビジウム原子発振装置の基本構成を示す図である。
- 【図 19】 DDS を含むルビジウム原子発振装置の構成を示す図である。

【符号の説明】

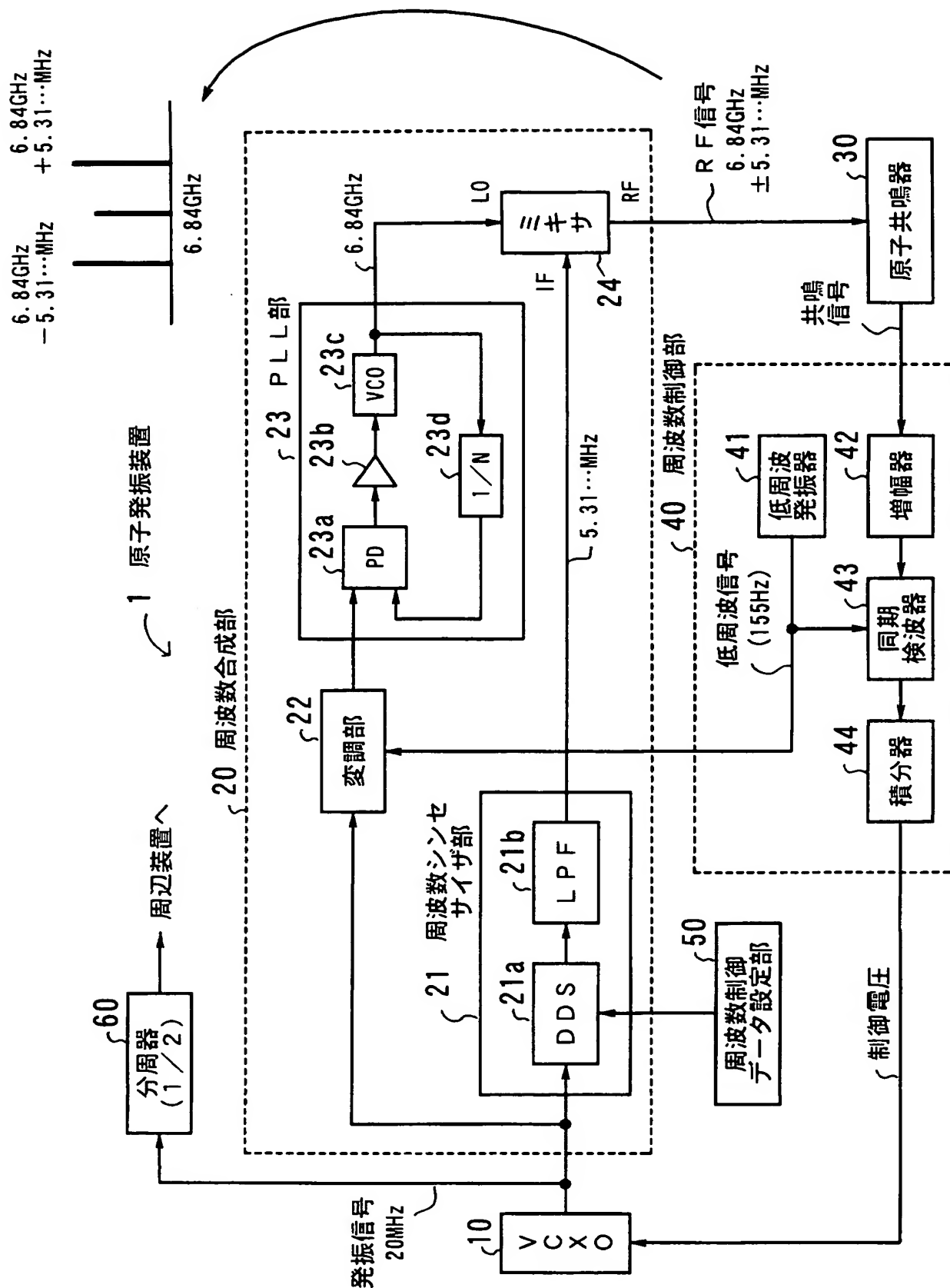
【0120】

- 1 原子発振装置
- 10 電圧制御水晶発振器
- 20 周波数合成部
- 21 周波数シンセサイザ部
- 22 変調部
- 23 PLL 部
- 24 ミキサ
- 30 原子共鳴器
- 40 周波数制御部
- 50 周波数制御データ設定部

【書類名】 図面
【図 1】

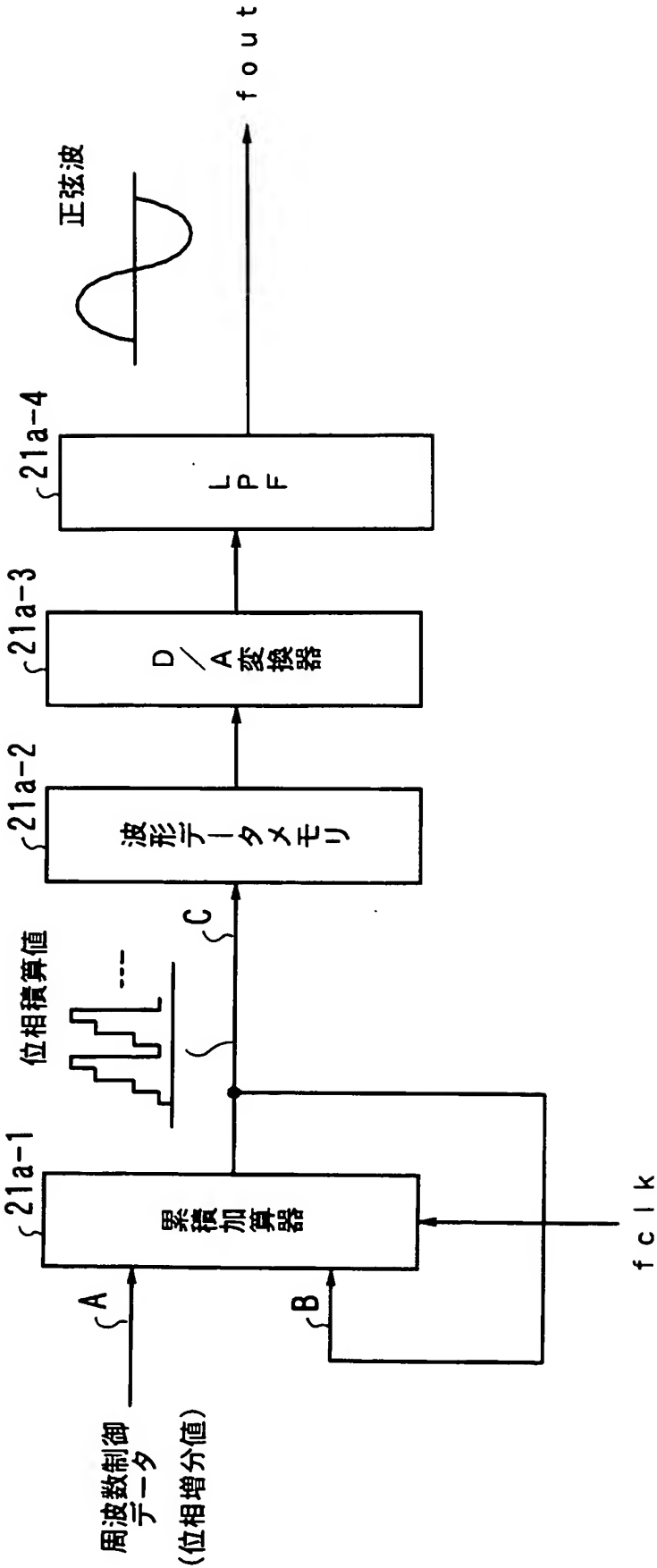


【図 2】



【図 3】

21a DDS



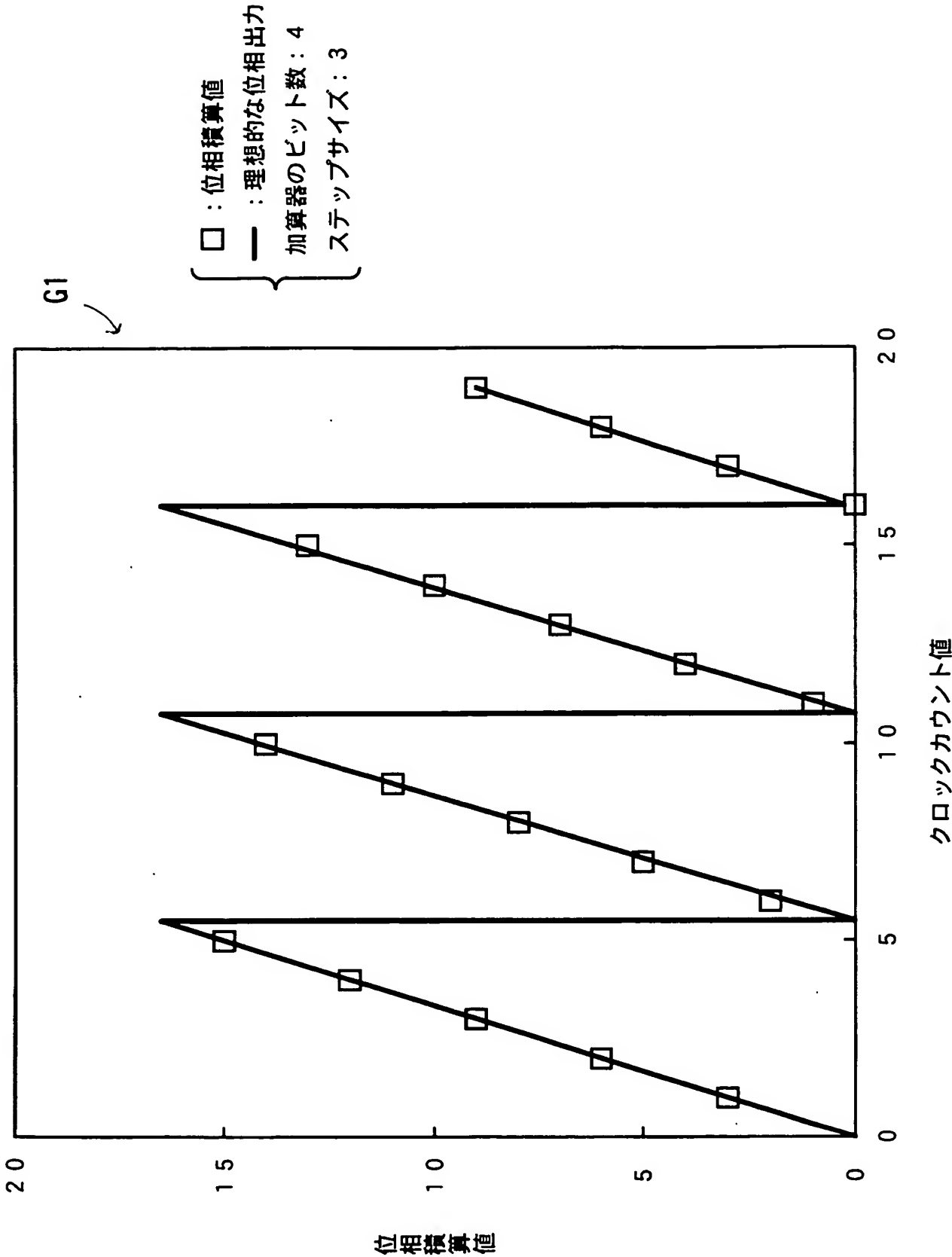
【図 4】

← T1

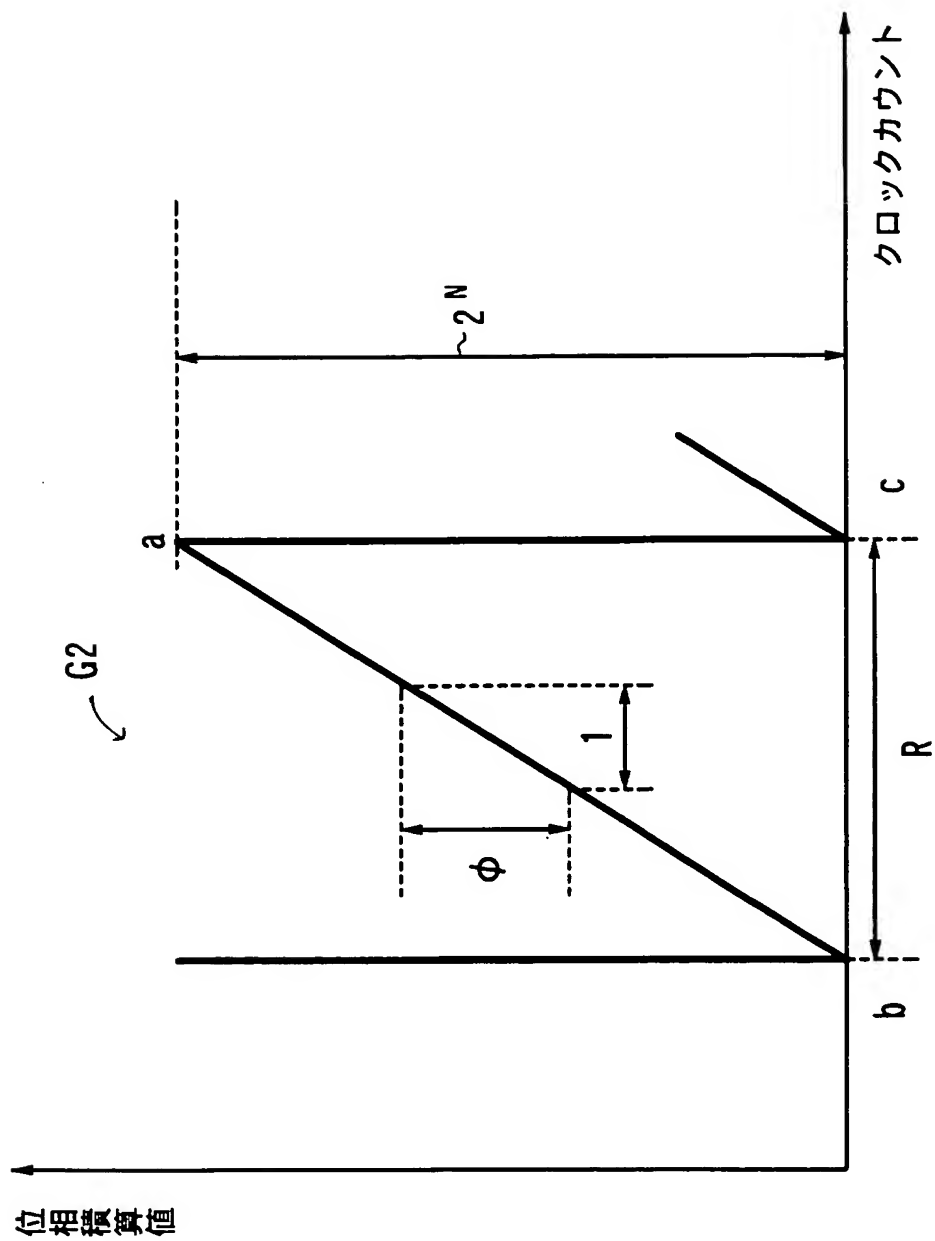
	位相積算値出力				
クロック のカウント	ビット 3	ビット 2	ビット 1	ビット 0	10進
0	0	0	0	0	0
1	0	0	1	1	3
2	0	1	1	0	6
3	1	0	0	1	9
4	1	1	0	0	12
5	1	1	1	1	15
6	0	0	1	0	2
7	0	1	0	1	5
8	1	0	0	0	8
9	1	0	1	1	11
10	1	1	1	0	14
11	0	0	0	1	1
12	0	1	0	0	4
13	0	1	1	1	7
14	1	0	1	0	10
15	1	1	0	1	13
16	0	0	0	0	0
17	0	0	1	1	3
18	0	1	1	0	6
19	1	0	0	1	9

⋮

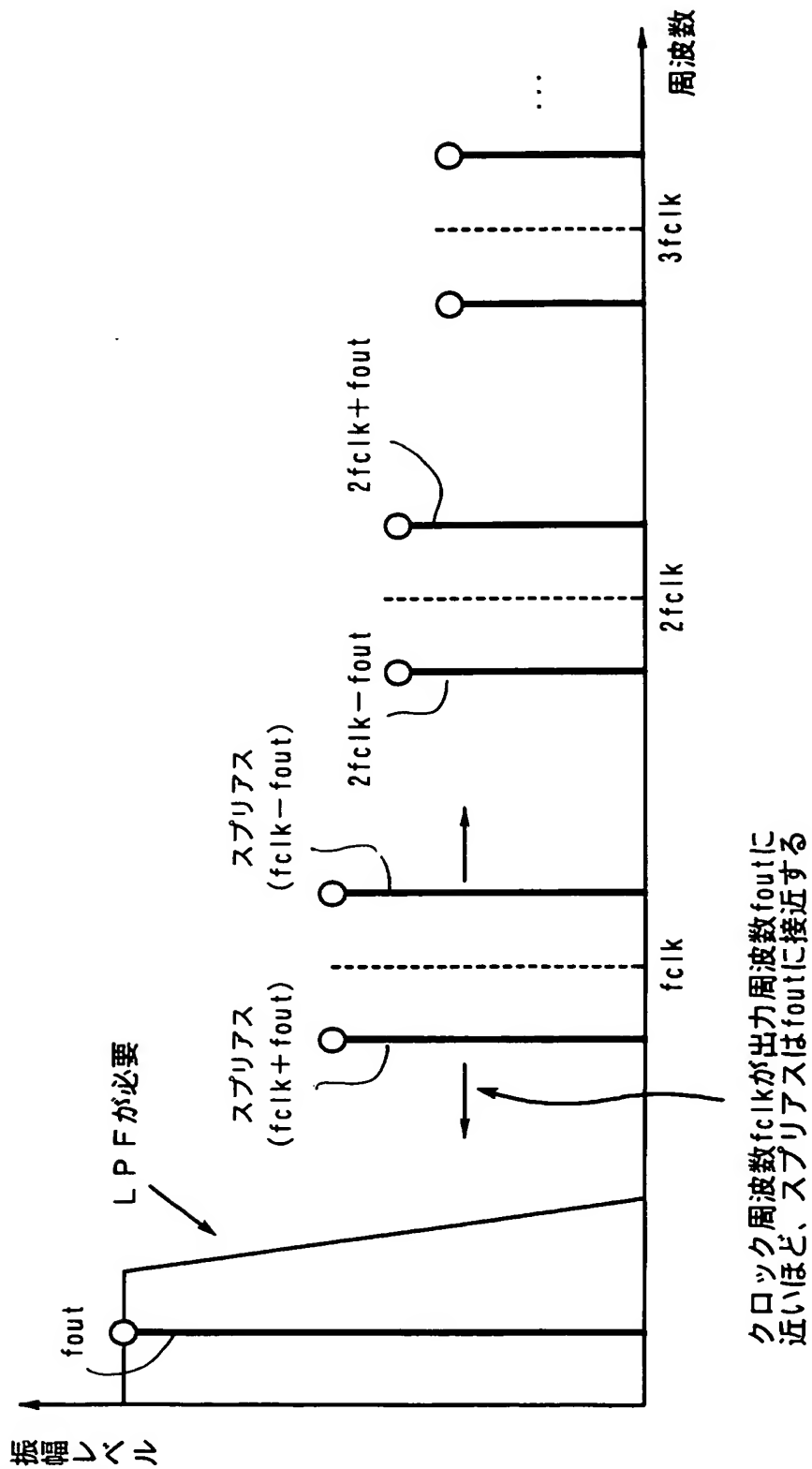
【図 5】



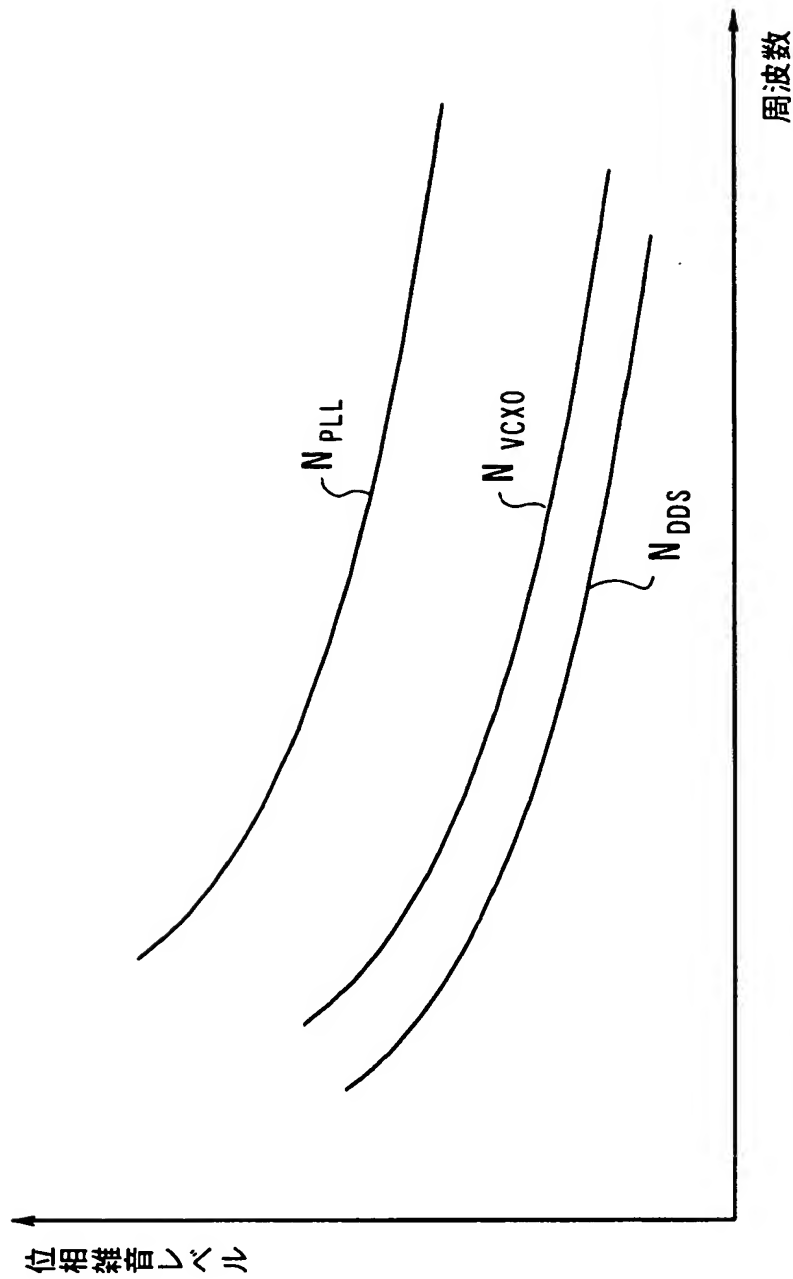
【図 6】



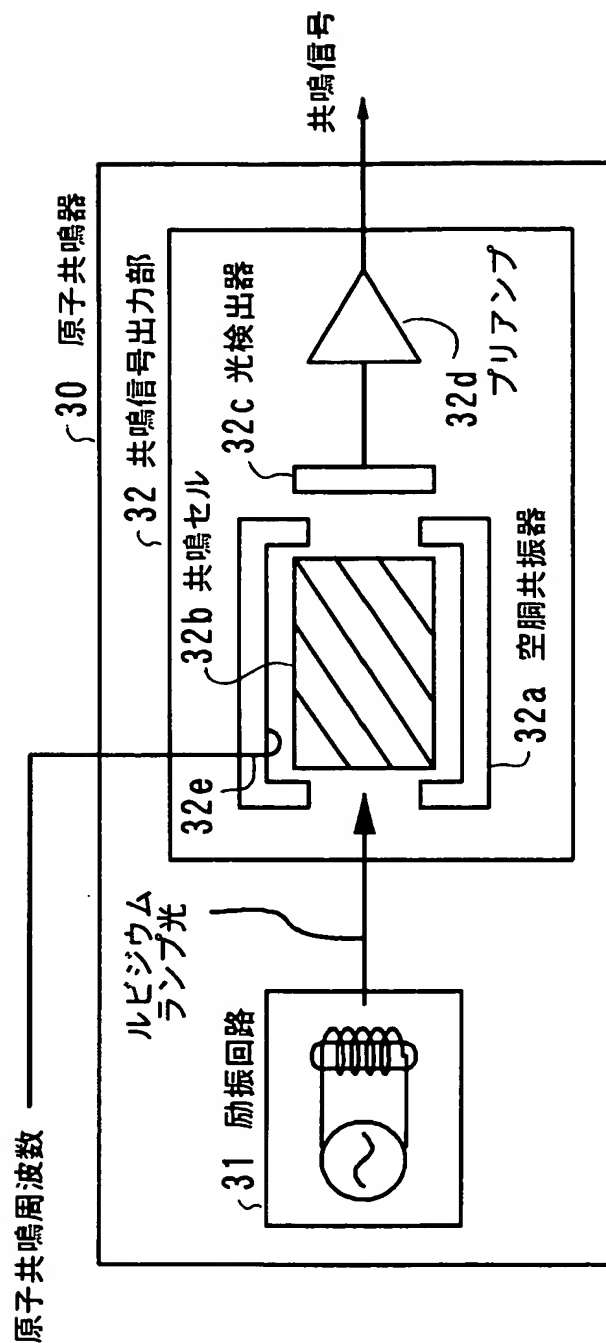
【図 7】



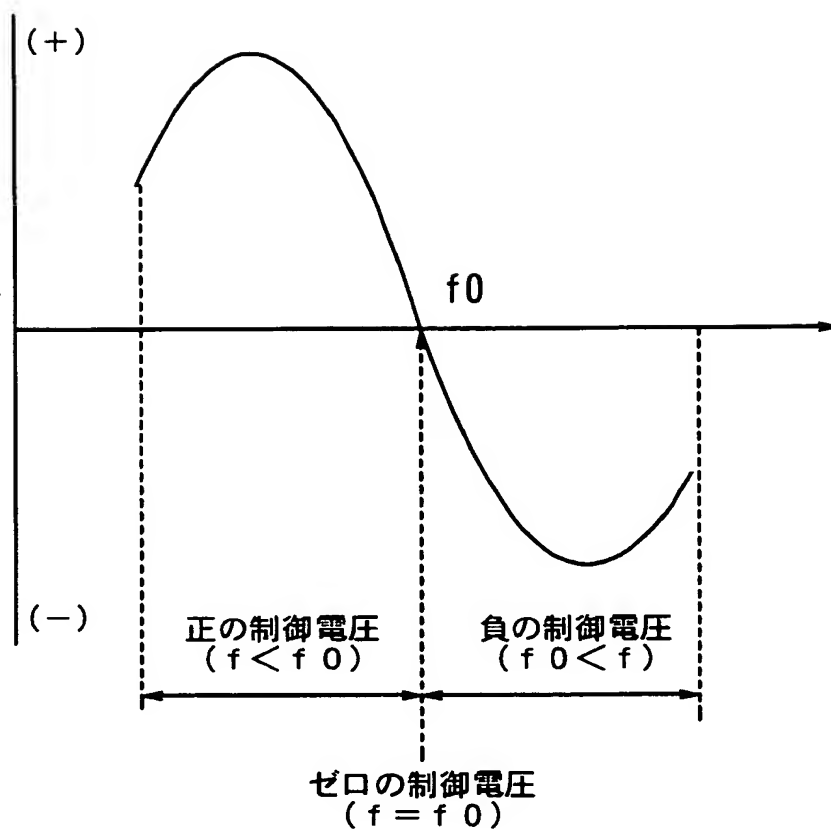
【図 8】



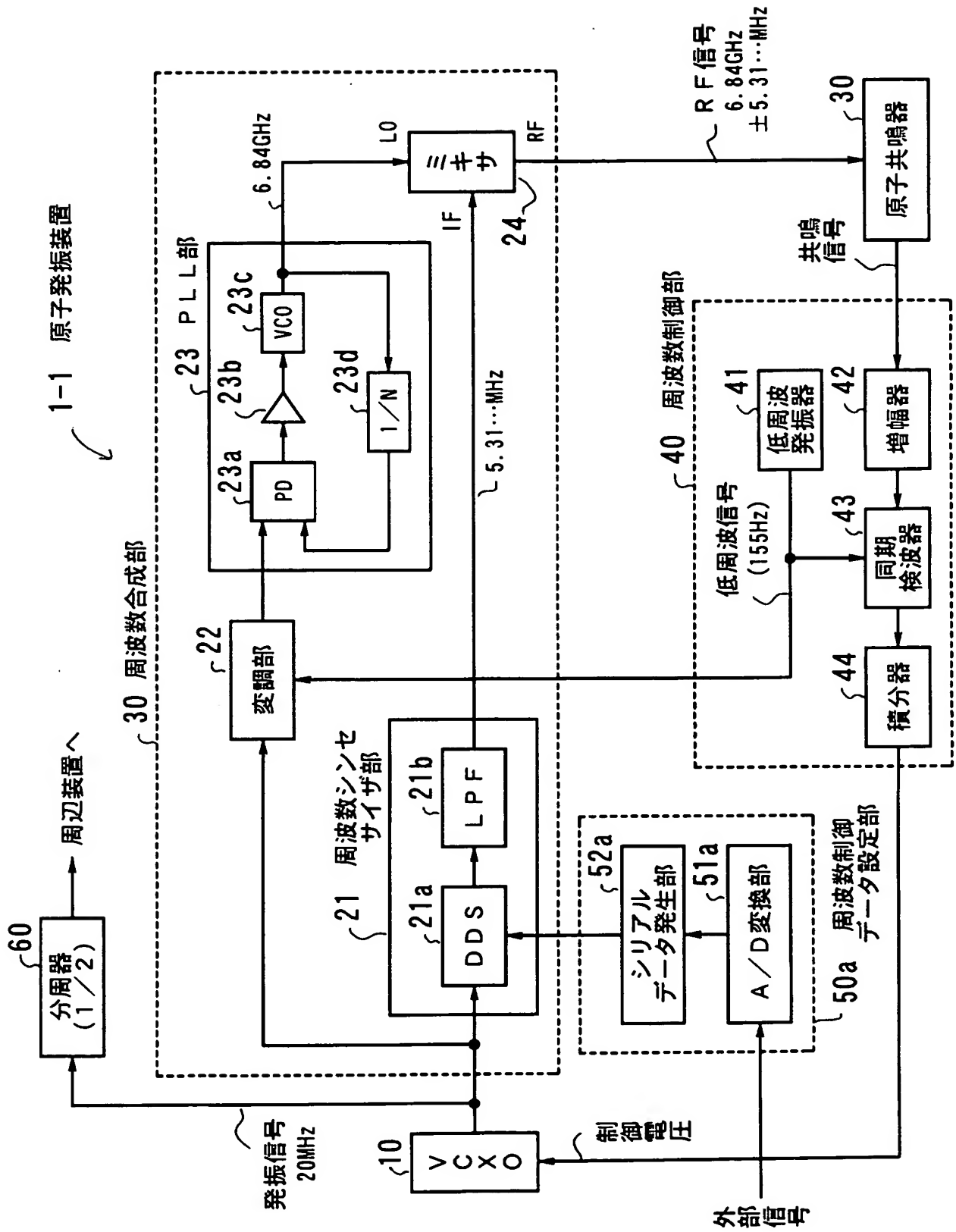
【図 9】



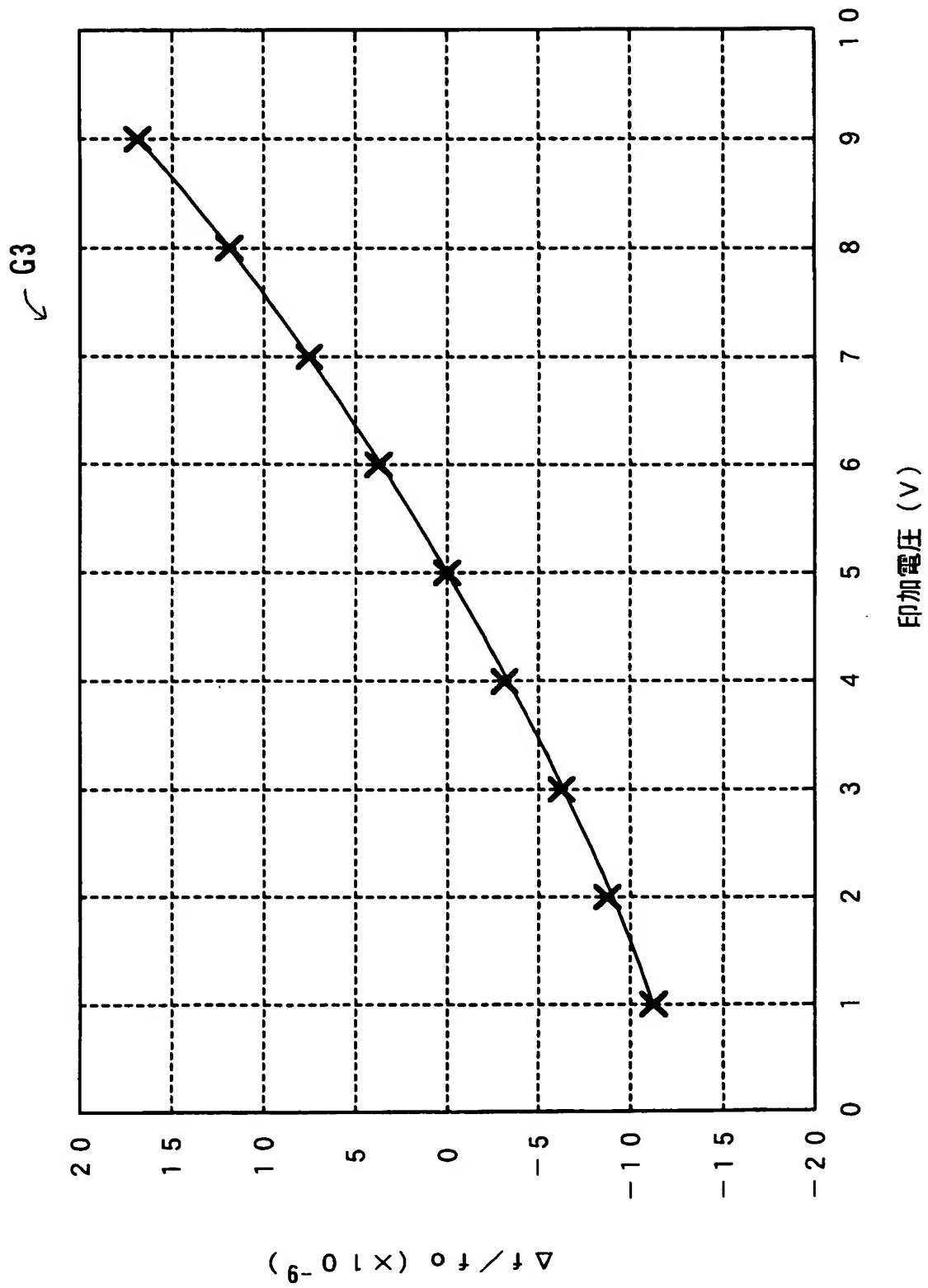
【図 10】



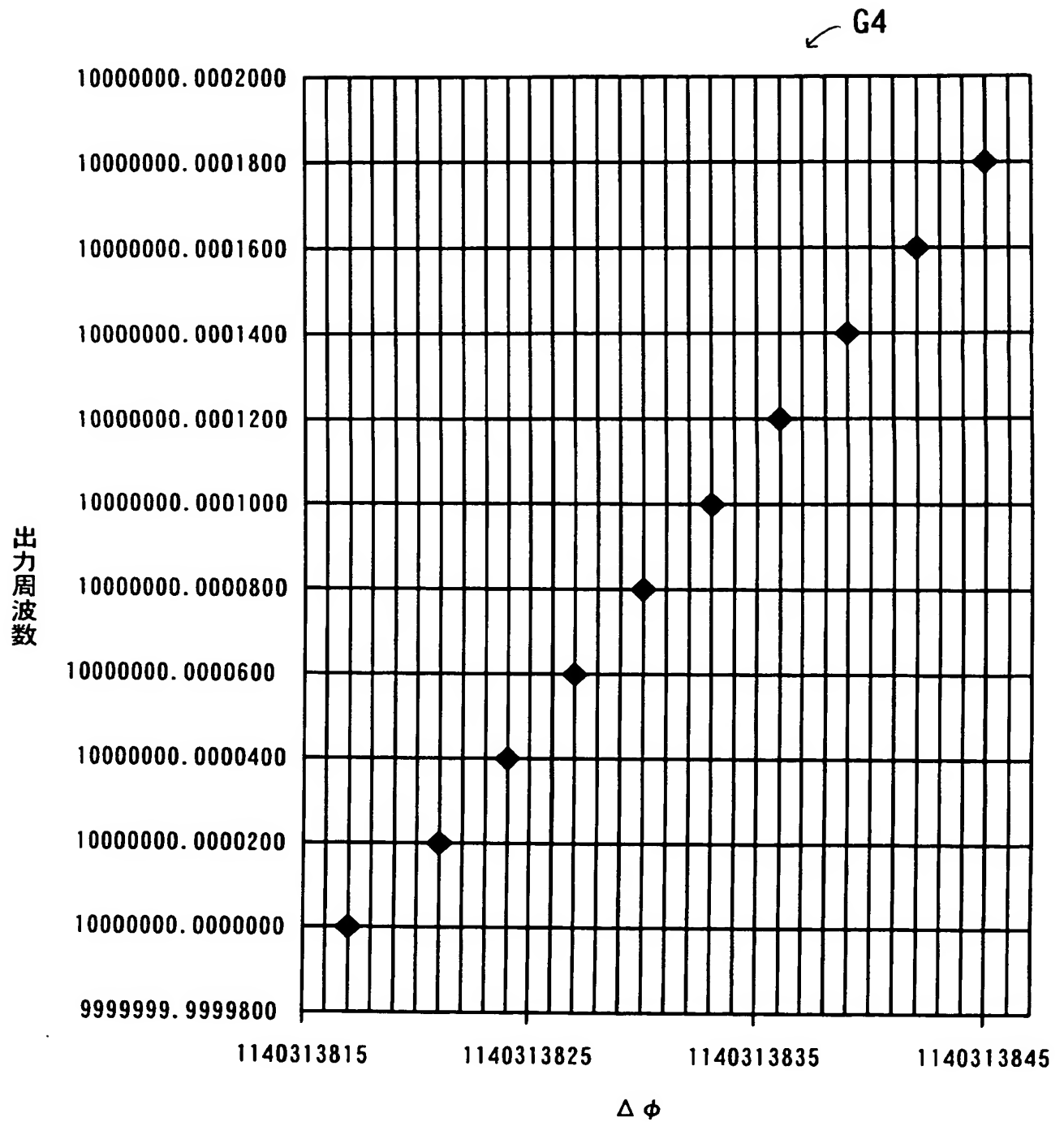
【図11】



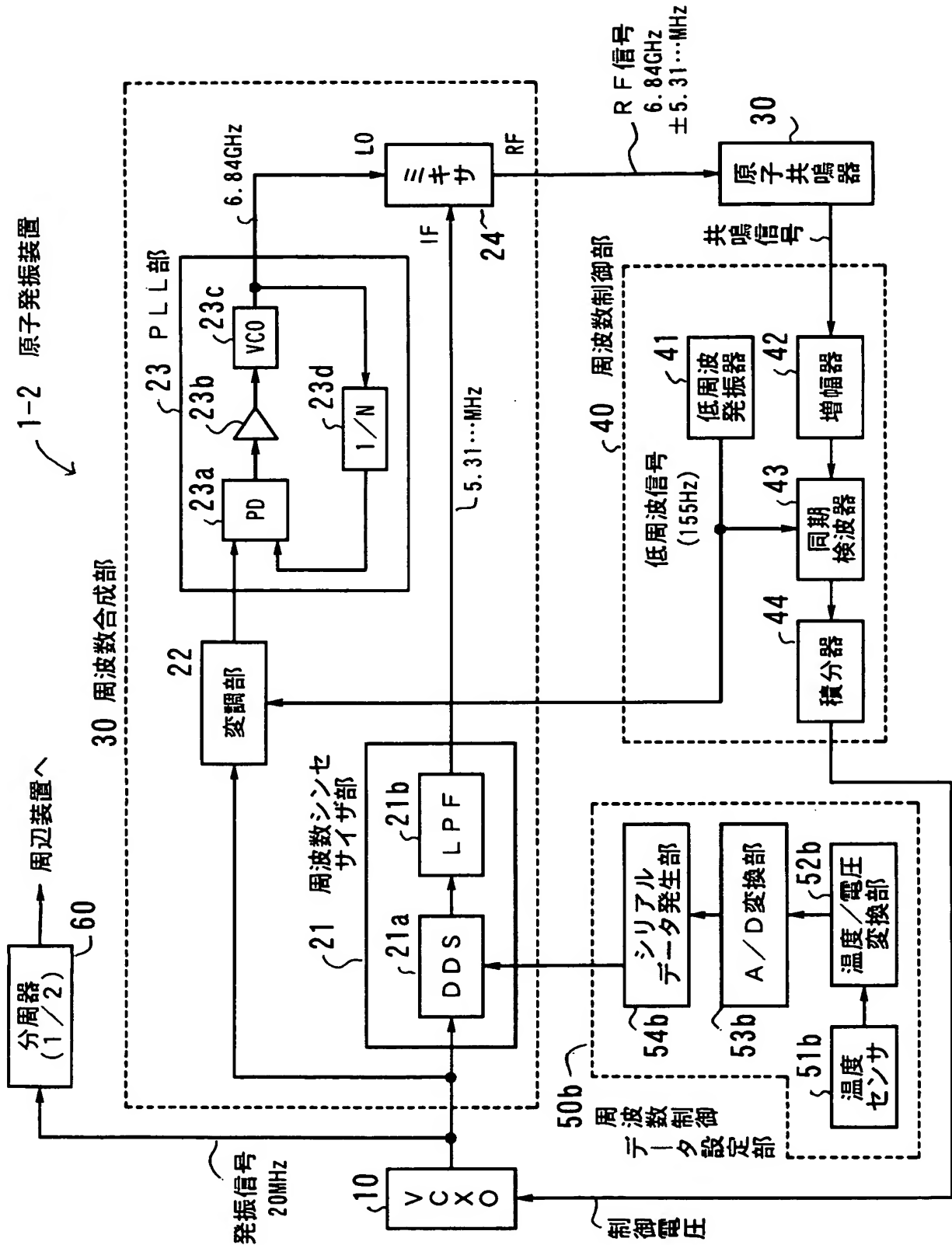
【図 12】



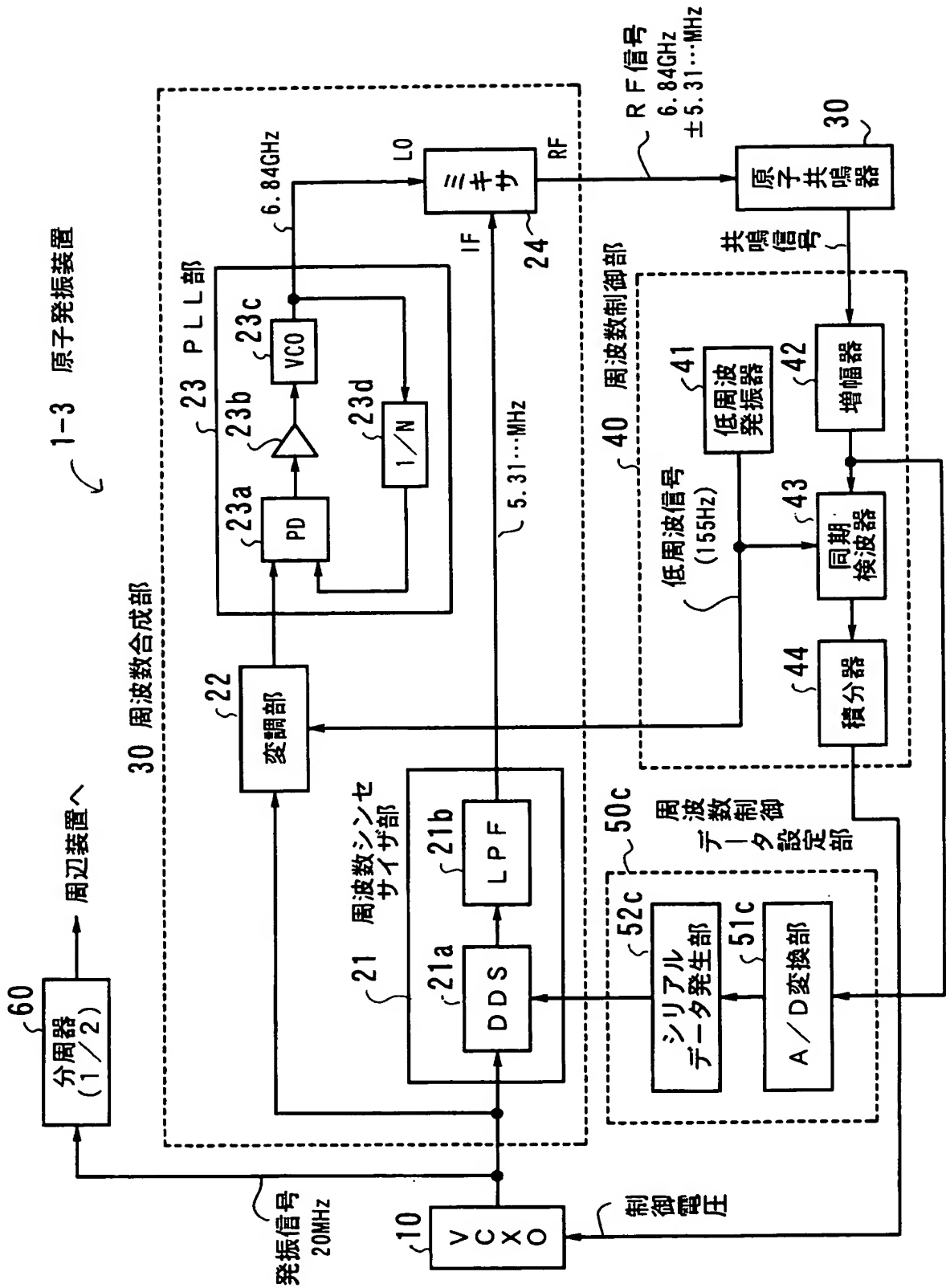
【図 13】



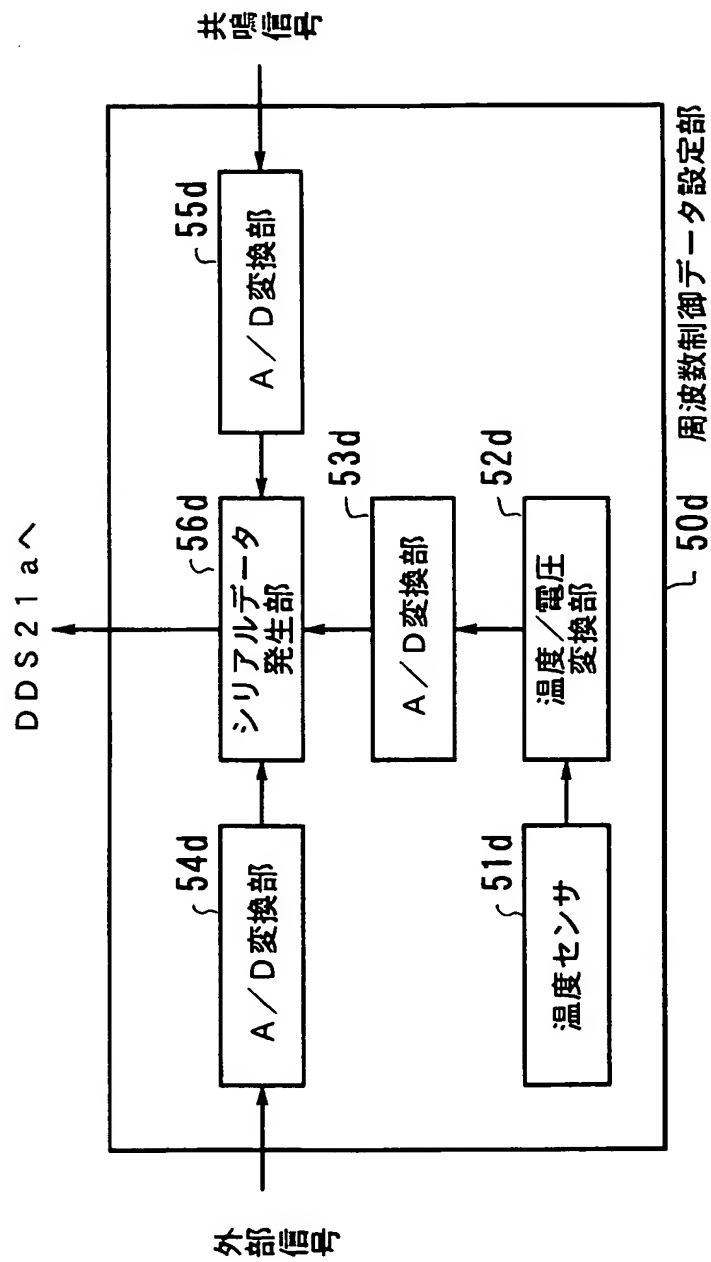
【図 14】



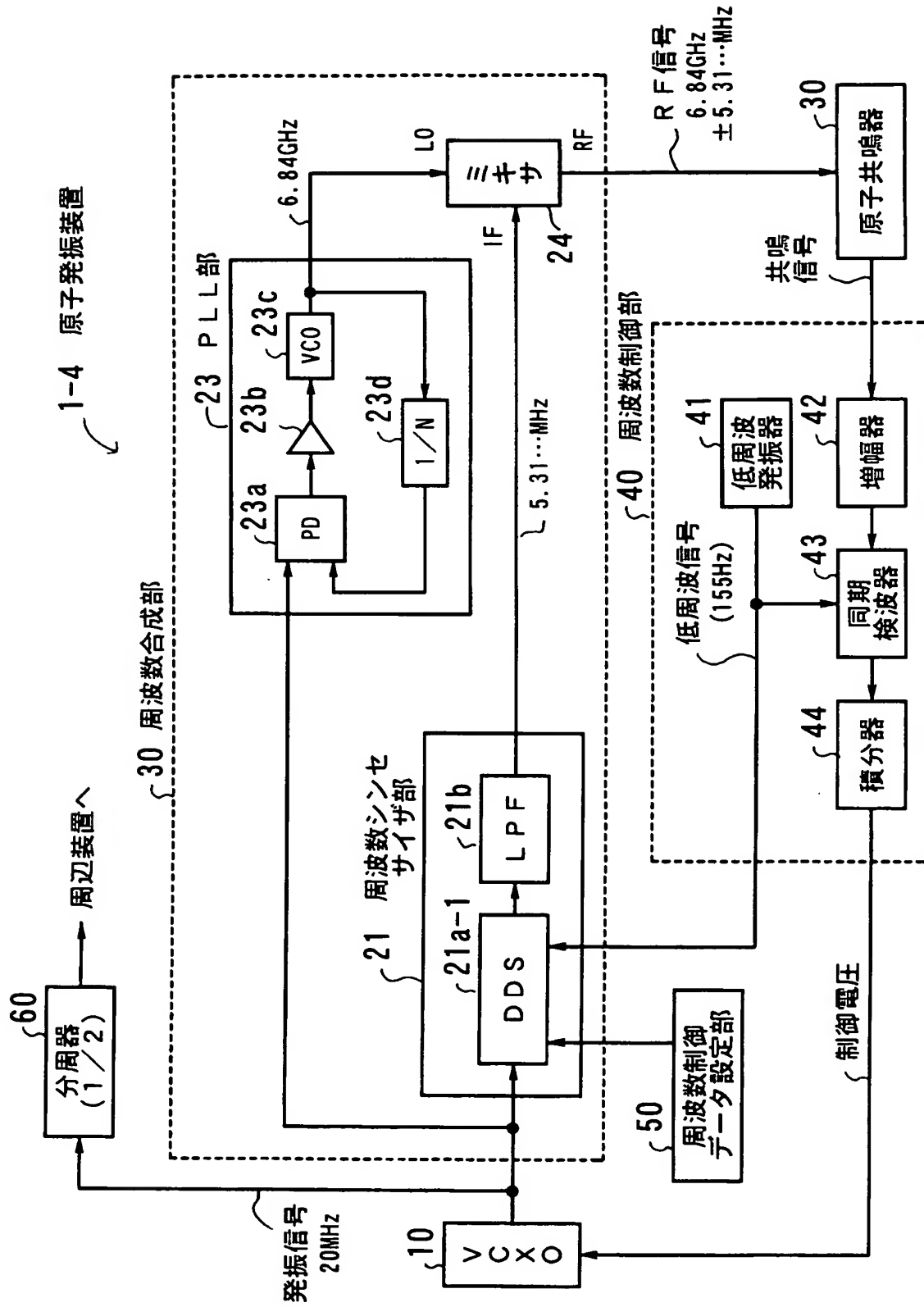
【図15】



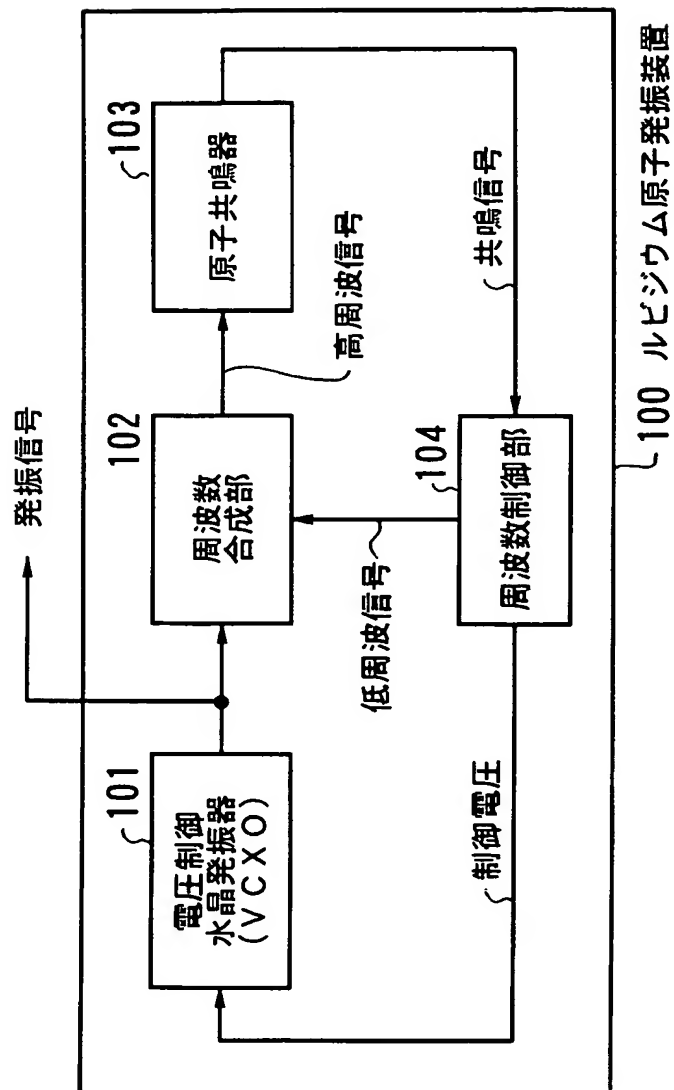
【図16】



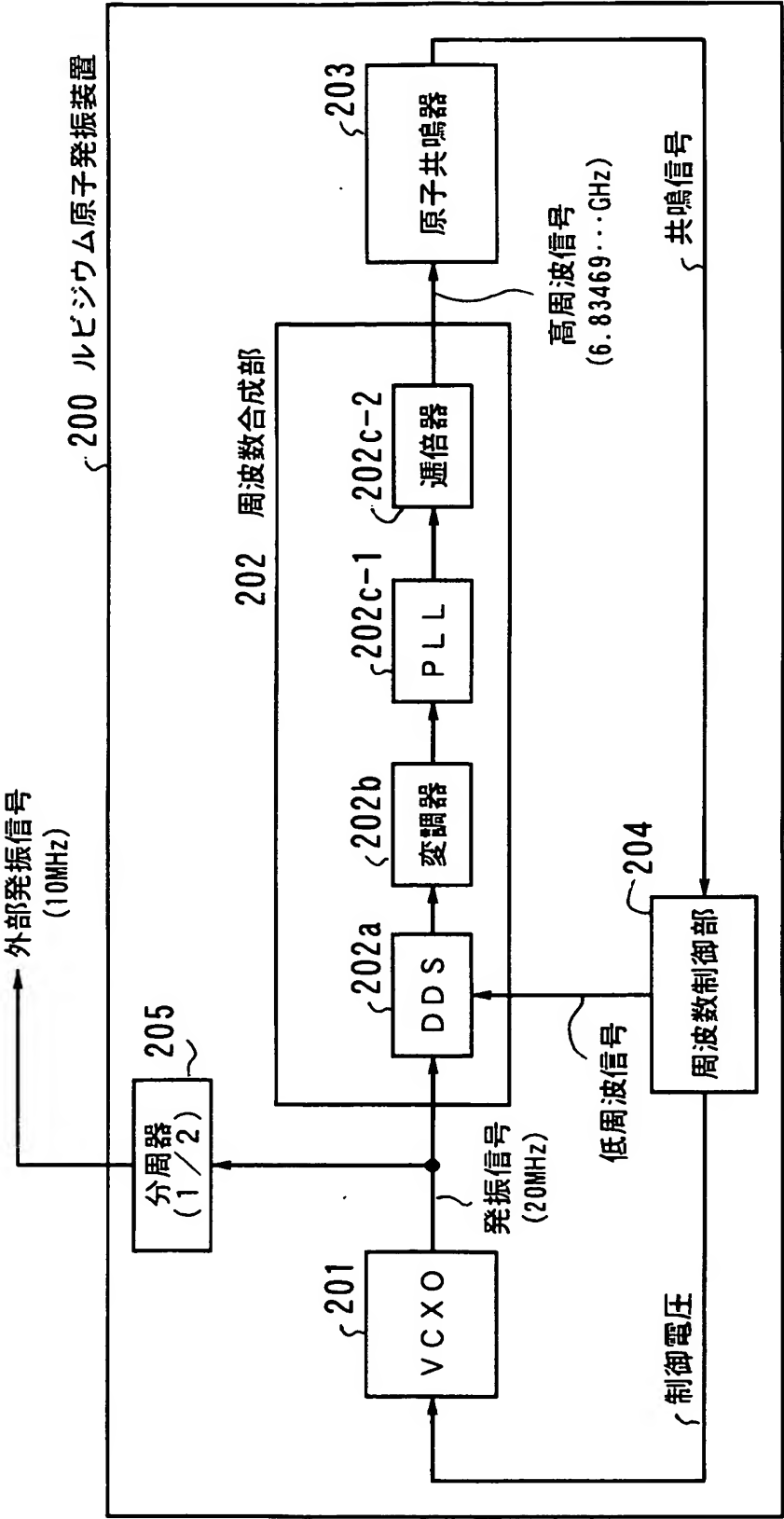
【図 17】



【図 18】



【図 19】



【書類名】 要約書

【要約】

【課題】 原子発振装置の小型化及び周波数安定度の改善を図る。

【解決手段】 電圧制御水晶発振器 10 は、制御電圧により発振した、発振信号を出力とする。変調部 22 は、発振信号に変調をかけて被変調信号を出力する。PLL 部 23 は、被変調信号を周波数変換して、発振信号の整数倍となる原子共鳴周波数帯域の周波数を直接発振する。周波数シンセサイザ部 21 は、周波数制御データにもとづき設定された周波数を出力する。ミキサ 24 は、PLL 部 23 の出力と周波数シンセサイザ部 21 の出力とをミキシングする。原子共鳴器 30 は、高周波信号と原子共鳴周波数との周波数差に応じて変化する放電ランプ光量にもとづく共鳴信号を出力する。周波数制御部 40 は、共鳴信号を同期検波して制御電圧を生成する。周波数制御データ設定部 50 は、周波数制御データにより、周波数シンセサイザ部 21 の出力周波数を可変にする。

【選択図】 図 1

特願 2 0 0 3 - 3 3 7 0 0 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 2 2 3]

1 . 変更年月日

1 9 9 6 年 3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社